

MODULASI DELTA

Budihardja Murtianta

Program Studi Teknik Elektro, Fakultas Teknik Elektronika & Komputer – UKSW

Jalan Diponegoro 52-60, Salatiga 50711

Email: budihardja@yahoo.com

Intisari

Modulasi Delta merupakan salah satu dari beberapa macam modulasi digital yang merupakan suatu teknik konversi sinyal *analog to digital* yang digunakan untuk transmisi informasi suara. Modulasi Delta merupakan sebuah teknik modulasi dimana suatu sinyal analog dapat dikodekan dalam digit (bit) . Modulasi Delta merupakan salah satu sistem berbasis *Pulse Code Modulation* (PCM). Prinsip kerja Modulasi Delta adalah pengiriman deretan pulsa-pulsa dengan lebar tetap, yang polaritasnya menunjukkan apakah keluaran *integrator* harus naik atau turun pada masing-masing pulsa. Keluaran dibuat naik atau turun oleh suatu langkah yang tetap pada masing-masing pulsa. Modulator Delta membandingkan isyarat analog dan *successive* isyarat hasil *Digital to Analog Converter* (DAC) dan mentransmisikannya dengan 1 bit saja. Rangkaian Modulator Delta terdiri atas beberapa blok rangkaian yaitu pembanding, *encoder* (D-Flip flop), *integrator* diskret yang merupakan untai *staircase generator* dan pembangkit *clock*. Agar dapat dipancarkan lewat media udara keluaran Modulator Delta dimasukkan modulator FSK dan pemancar FM.

Kata kunci : Modulasi Delta, *integrator*, *encoder*.

1. Pendahuluan

Modulasi Delta merupakan salah satu dari beberapa macam modulasi digital yang tujuannya untuk merubah isyarat informasi yang berupa isyarat analog menjadi digital. Sistem modulasi digital yang ada antara lain adalah:

1. *Pulse Code Modulation* (PCM)

Modulasi kode-pulsa (*Pulse Code Modulation*) digunakan untuk mengubah isyarat analog menjadi bentuk digital. Dalam sistem PCM, kelompok-kelompok pulsa atau kode yang dipancarkan merepresentasikan angka-angka biner yang bersesuaian dengan tingkat-tingkat tegangan modulasi.

2. *Delta Modulation* (DM)

Modulasi Delta (*Delta Modulation*) adalah proses dimana dipancarkan sederetan pulsa-pulsa dengan lebar tetap, yang polaritasnya menunjukkan apakah keluaran demodulator harus naik atau turun tergantung dari isyarat digital hasil Modulasi Delta.

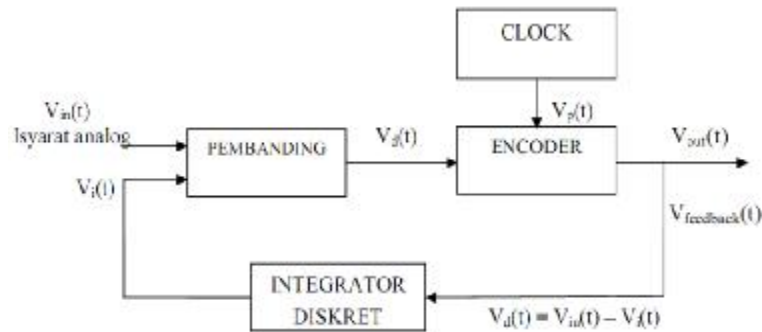
Pada PCM, isyarat analog dicuplik pada *interval* yang reguler, dan amplitudo dari isyarat dikodekan menjadi dalam bentuk bit. Variasi dari teknik sejenis PCM adalah Modulasi Delta, yang membandingkan isyarat analog dan *successive* isyarat hasil *Digital to Analog Converter* (DAC) dan mentransmisikannya dengan 1 bit saja. Sistem modulasi digital menggunakan teknik Modulasi Delta mempunyai dua bagian dasar, yaitu bagian modulator dan demodulator. Pada tulisan ini akan dibahas tentang Modulator Delta yang dipancarkan secara FM

2. Modulator Delta

Bagian modulator ini terdiri dari beberapa untai sebagai berikut :

- Untai Pembanding
- Untai Encoder
- Untai Digital to Analog Converter (DAC)
- Untai Generator Pulsa (Clock)
- Untai Osilator Isyarat Informasi

Bagan Modulator Delta ditunjukkan pada Gambar 1.



Gambar 1. Modulator Delta.

2.1. Untai Osilator Isyarat Informasi

Osilator isyarat informasi ini sebagai masukan isyarat informasi akan menghasilkan isyarat sinus yang merupakan isyarat yang akan dimodulasi menjadi data biner pada proses transmisi digital. Untai osilator ini mempunyai jangkauan frekuensi keluaran dari 0 sampai 10 kHz dengan menggunakan IC XR2206 yang difungsikan sebagai penghasil isyarat sinus. VCO merupakan osilator terkendali tegangan, pada IC XR2206 tegangan yang merupakan pengendali osilator pada blok VCO dihasilkan oleh arus pada blok *current switches* sedangkan hambatannya yaitu *timing resistor* R terhubung pada pin nomor 7. Sedangkan nilai frekuensi osilasi (f_o) ditentukan oleh komponen luar yaitu *timing capacitor* C dan *timing resistor* R. *Timing capacitor* C terhubung pada pin nomor 5 dan 6. Nilai frekuensi osilasi (f_o) serta hubungan dengan nilai kapasitor dan hambatan dapat dituliskan dengan rumus :

$$f_o = \frac{1}{2pRC} \quad (1)$$

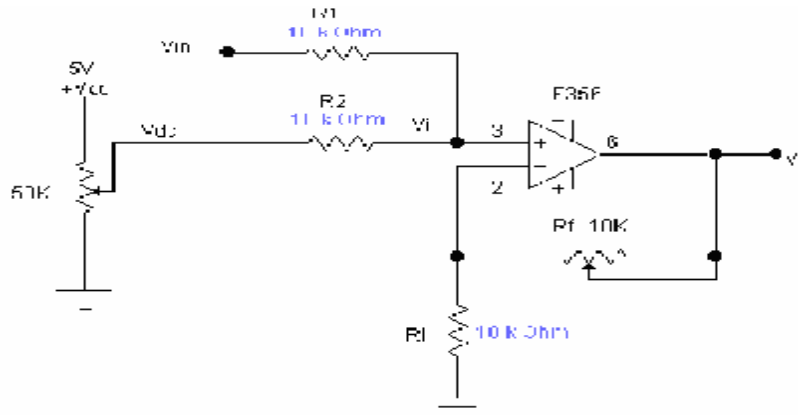
Dimana :

f_o = frekuensi osilator (Hz)

C = kapasitor yang terhubung pada pin 5 dan 6 (F)

R = hambatan yang terhubung pada pin 7 dan *ground* (Ohm)

Untuk mendapatkan frekuensi keluaran (f_o) maksimum sebesar 10 KHz maka terlebih dahulu ditetapkan nilai kapasitor (C) sebesar 0,01 uF dan akan diperoleh



Gambar 3. Untai *Offset DC*.

Keluaran (V_o) untai pada Gambar 3. mempunyai persamaan sebagai berikut :

$$V_{out} = \left(1 + \frac{R_f}{R_i}\right) \left(\frac{R_1}{R_1 + R_2} \cdot V_{dc} + \frac{R_2}{R_1 + R_2} \cdot V_{in} \right) \quad (2)$$

2.3. Untai Generator Pulsa

Untai generator pulsa akan menghasilkan keluaran berupa isyarat *clock* yang berfungsi sebagai isyarat pencuplik pada untai *encoder* dan sebagai *clock* untuk *up/down counter* pada untai *staircase generator*. Untai ini direalisasikan menggunakan IC CD4060. Untuk menentukan nilai komponen pasif tersebut maka terlebih dahulu menghitung nilai frekuensi *clock* yang akan digunakan. Isyarat informasi berupa isyarat sinus mempunyai frekuensi maksimum 4kHz dan amplitudo maksimum 5Vpp. Jumlah bit yang digunakan pada untai *staircase generator* adalah 4 maka nilai tegangan *step size* sesuai dengan persamaan berikut :

$$q = \frac{V_{FS}}{2^n} \quad (3)$$

Akan diperoleh nilai $q = 0,312V$.

Sedangkan nilai frekuensi *clock* maksimum yang dibutuhkan sesuai dengan persamaan berikut:

$$\Delta T = \frac{\Delta V}{2pfV} \quad (4)$$

Diperoleh frekuensi *clock* $f_{\text{clock}} = 200960$ Hz.

Nilai frekuensi *clock* hasil perhitungan diatas merupakan nilai minimum yang harus dihasilkan oleh untai ini, sehingga digunakan kristal 7,2MHz yang terhubung pada pin 10 dan pin 11, sedangkan 2 buah kapasitor sebagai perbandingan umpan balik bernilai 20pF. Sehingga diharapkan untai ini akan menghasilkan frekuensi *clock* maksimum sebesar nilai kristal tersebut yaitu 7,2MHz. Untuk keperluan percobaan dengan mengubah frekuensi *clock* ini maka IC CD4060 juga berfungsi sebagai pembagi frekuensi clock. Nilai frekuensi clock yang bisa dibagi menurut persamaan sebagai berikut :

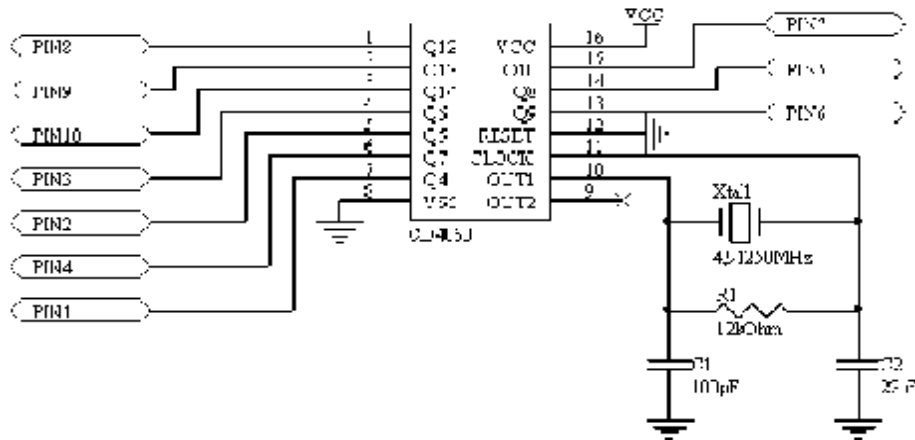
$$f_{\text{CLOCK}} = \frac{f_{\text{CLOCK_micro}}}{2^n} \quad (5)$$

Dimana :

f_{clock} = frekuensi *clock* yang dihasilkan kristal 7,2MHz

n = pembagi ke-n (pembagi ke-n)

Berikut gambar untai generator pulsa menggunakan IC CD4060 :



Gambar 4. Untai Generator Pulsa.

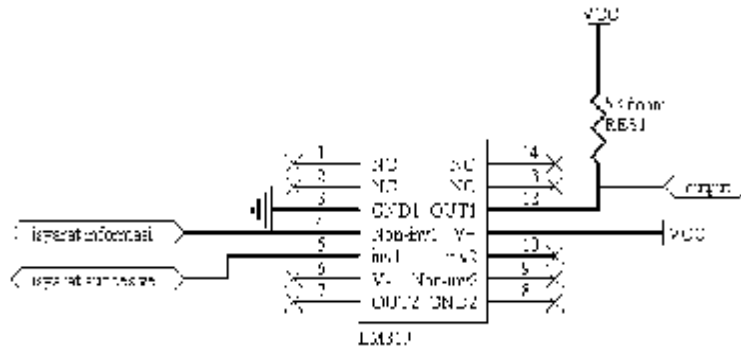
Dengan $V_{cc} = 10V$ maka keluaran pada masing-masing pin berupa isyarat *clock* dengan nilai puncak sebesar 10V pula. Agar keluaran *clock* sesuai dengan aras TTL yaitu 5V maka pada masing-masing pin dihubungkan ke untai pembagi tegangan.

2.4. Untai Pembanding

Untai Pembanding (*Comparator*) inilah yang berfungsi sebagai pembanding antara tegangan isyarat informasi (V_{in}) yang terhubung pada masukan tak membalik dan tegangan isyarat sampling terkuantisasi yang terhubung pada masukan membalik. Keluaran dari untai pembanding ini hanya akan berayun pada $+V_{sat}$ dan $-V_{sat}$ (5V dan 0V) tergantung mana masukan yang lebih besar. Kecepatan perubahan pada isyarat sampling terkuantisasi tergantung pada frekuensi *clock*nya. Pada spesifikasi, setelah melalui perhitungan frekuensi maksimum isyarat informasi sebesar 4kHz dengan tegangan puncak 5V didapatkan frekuensi *clock* yang dibutuhkan minimum sebesar 209,60kHz. Sehingga periode isyarat sampling terkuantisasi maksimum sebesar $T_{clock} = (1 / 209600) = 4,77$ detik. Sehingga dari dasar perhitungan tersebut dapat menjadi acuan untuk memilih tipe Op-Amp yang mendukung spesifikasi dari sistem modulasi delta. Oleh karena keluaran yang diharapkan mempunyai nilai $+V_{sat} = 5V$ dan $V_{sat} = 0V$ maka tipe Op-Amp yang dipilih harus mempunyai *slew rate* atau laju lentingan minimum sebesar :

$$slewrates = \frac{\Delta V_{out}(\max)}{\Delta t} = \frac{5V}{4,77us} = 1V / us \quad (6)$$

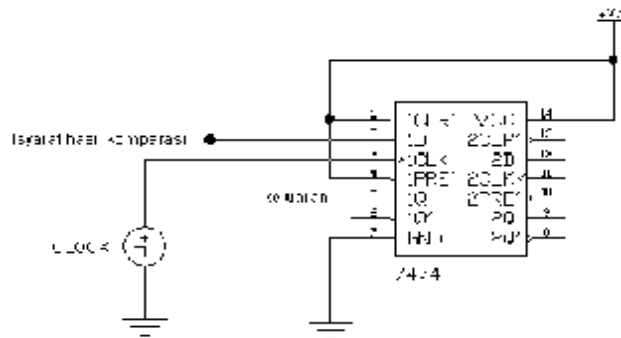
Untai pembandingan ditunjukkan pada Gambar 5 berikut.



Gambar 5. Untai Pembandingan

2.5. Untai Encoder

Untai Encoder ini merupakan untai D-Flipflop yang direalisasikan menggunakan IC 74LS74, mempunyai satu masukan (D) dan satu keluaran (Q). Untai Encoder dengan IC 74LS74 yang ditunjukkan pada Gambar 6.



Gambar 6. Untai Encoder

IC tersebut mempunyai tabel fungsi sebagai berikut :

Tabel 1 Tabel Fungsi dari IC 74LS74

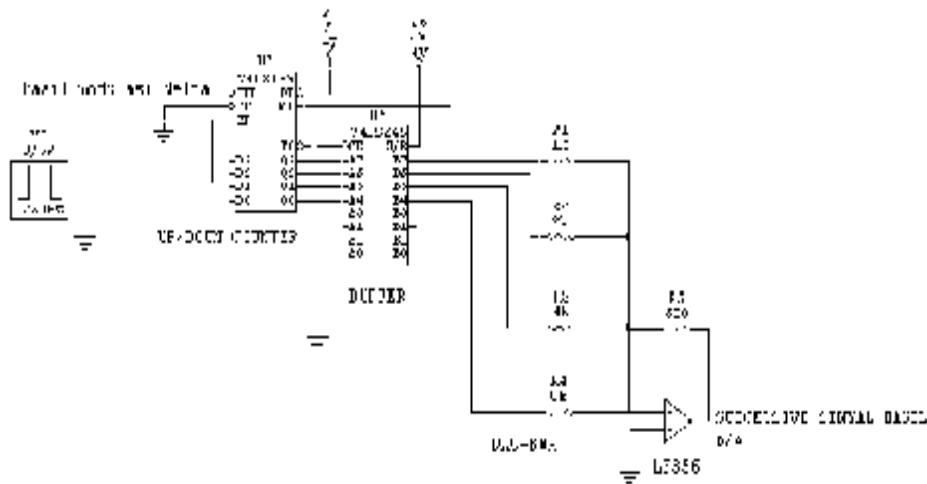
MASUKAN				KELUARAN	
PR	CLR	CLK	D	Q	Q'
H	H		H	H	L
H	H		L	L	H

Dari Tabel 1 dapat dilihat cara kerja D-flipflop yaitu nilai biner suatu masukan (D) hasil perbandingan antara isyarat informasi dan isyarat sampling terkuantisasi akan dikeluarkan (Q) apabila mendapat *clock*. Dengan memasukkan keluaran hasil perbandingan antara isyarat informasi (V_{in}) dan isyarat sampling terkuantisasi ke dalam untai pencuplik maka keluaran modulasi akan mengisyaratkan nilai biner untuk setiap *clock* (keluaran akan sinkron dengan *clock*).

2.6. Untai Staircase Generator

Untai *Staircase Generator* ini tersusun atas 2 bagian yaitu *up-down counter* 4 bit yang masukannya adalah hasil modulasi delta (keluaran D-flipflop) dan *Binary Weighted Resistor* (BWR) sebagai DAC. Keluaran dari untai pencuplik akan dihubungkan pada *up-down counter* 4 bit, yang akan menentukan apakah penghitung akan naik (*up*) atau turun (*down*). Untuk menghasilkan unit *ramp* maka data biner paralel 4 bit tadi dihubungkan ke sebuah DAC dengan teknik *Binary Weighted Resistor Converter* (*BWR Converter*). Untai *Staircase Generator* pada Gambar 7 mempunyai keluaran sebagai berikut:

$$V_{out} = \frac{R_4}{R_5} V_{b4} + \frac{R_3}{R_5} V_{b5} + \frac{R_2}{R_5} V_{b6} + \frac{R_1}{R_5} V_{b7} \quad (7)$$



Gambar 7. Untai Staircase Generator.

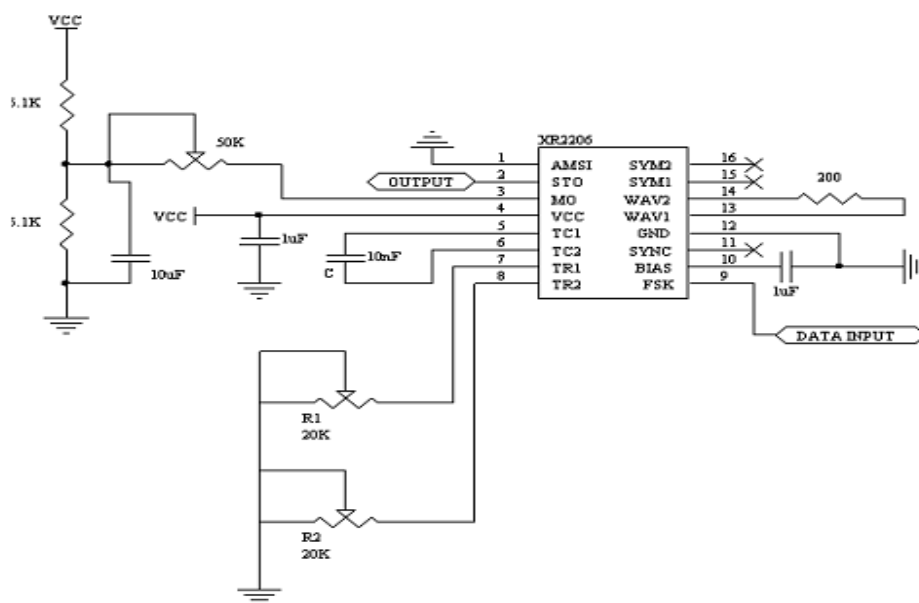
3. Untai Modulator FSK

Modulator FSK mengubah isyarat digital keluaran Modulator Delta yang menjadi isyarat analog sebagai masukan untai pemancar FM. Untuk isyarat digital hasil modulasi Delta dengan nilai *high* akan direpresentasikan menjadi isyarat sinus dengan frekuensi f_1 dan isyarat digital hasil modulasi Delta dengan nilai *low* akan direpresentasikan menjadi isyarat sinus dengan frekuensi f_2 . Modulasi FSK ini direalisasikan menggunakan IC *Monolithic Function Generator* yaitu XR2206. IC XR2206 terdiri dari empat blok yang menyusunnya yaitu *Voltage Control Oscillator* (VCO), saklar arus (*Current Switches*), pengali analog dan pembentuk sinus dan sebuah penyangga (*buffer*). Blok VCO akan mendapat catu arus dari blok saklar arus, jika arus berubah maka frekuensi juga akan berubah. Besarnya arus ditentukan dengan hambatan R_1 pada pin 7 untuk masukan *high* dan R_2 pada pin 8 untuk masukan *low*. Nilai frekuensi f_1 dan f_2 ditentukan oleh nilai hambatan R_1 dan R_2 serta nilai kapasitor C yang terhubung pin 5 dan 6. Berikut persamaan untuk mendapatkan nilai frekuensi f_1 dan f_2 :

$$f_1 = \frac{1}{2p.R_1.C} \quad (8)$$

$$f_2 = \frac{1}{2\pi \cdot R_2 \cdot C} \quad (9)$$

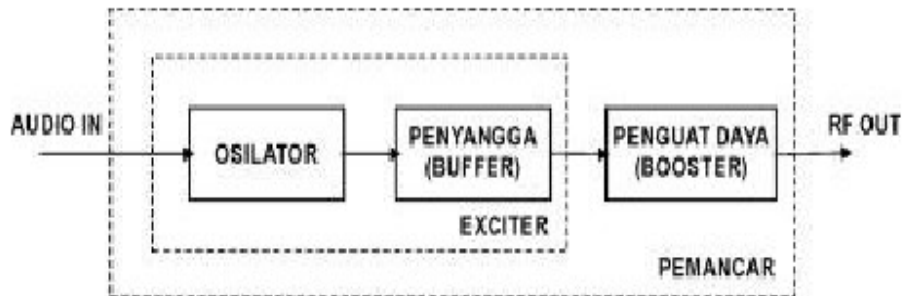
Pada rancangan ini ditentukan nilai $f_1 = 11$ KHz dan $f_2 = 9$ KHz serta $C = 10$ nF maka akan diperoleh nilai $R_1 = 1447,6 \Omega$ dan $R_2 = 1770 \Omega$. Masukan modulator FSK berupa pulsa dengan nilai *low* maksimum sebesar 1V dan nilai *high* minimum sebesar 2V. Gambar 8 berikut adalah untai Modulator FSK.



Gambar 8. Untai Modulator FSK.

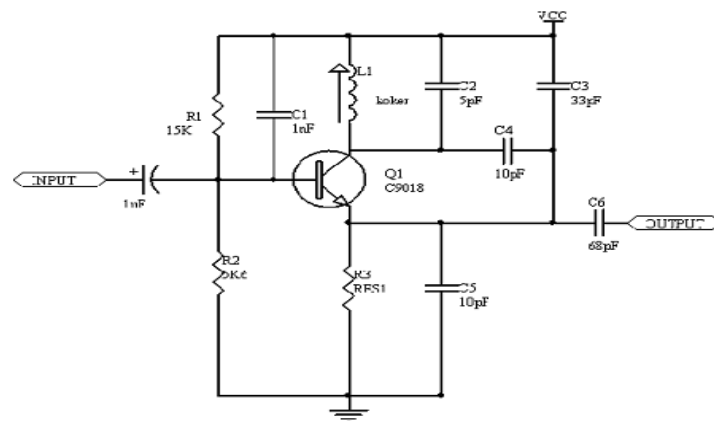
4. Untai Pemancar FM (*Frequency Modulation*)

Agar dapat dipancarkan melalui udara maka isyarat termodulasi FSK harus diubah menjadi gelombang Radio Frequency (RF) yang dalam hal ini menggunakan pemancar FM yang terdiri dari 2 bagian yaitu *exciter* FM dan *Radio Frequency Amplifier* (RFA). Berikut diagram blok dari pemancar FM :



Gambar 9. Bagan Kotak Pemancar FM.

Pada untai pemancar FM ini frekuensi kerjanya ditentukan oleh rangkaian tala (induktor dan kapasitor) dalam lintasan umpan balik. Semua jenis osilator membutuhkan penyangga yang berfungsi untuk menstabilkan frekuensi dan amplitudo osilator akibat dari pembebanan. Pada perancangan ini penyangga adalah penguat kelas A dengan konfigurasi transistor common emitter menggunakan transistor C9018. Osilator yang dilengkapi dengan penyangga biasanya disebut sebagai *exciter* (Gambar 10.) yang sudah bisa dipakai sebagai pemancar FM dengan daya yang masih lemah sekitar 1 mW.



Gambar 10. *Exciter* FM.

Untuk mendapatkan daya yang lebih besar dibutuhkan penguat daya frekuensi radio / *Radio Frequency Amplifier* (RFA). Dalam hal ini RFA menggunakan modul Pemancar Mini FM 88-108MHz buatan RONICA SC-197.

5. Pengukuran dan Analisa

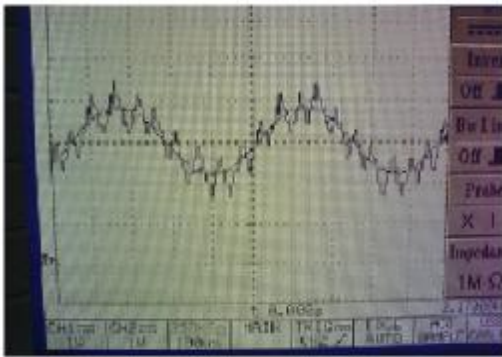
Pengukuran yang dilakukan pada rancangan ini yaitu:

1. Isyarat informasi
2. Isyarat keluaran hasil modulasi (modulasi delta, modulasi FSK, modulasi FM)
3. Isyarat sampling terkuantisasi pada modulator

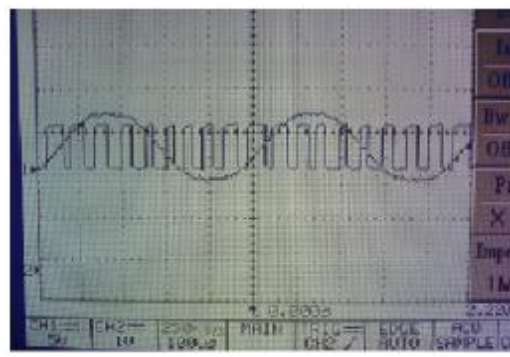
Sedangkan pengukurannya meliputi parameter-parameter sebagai berikut :

1. Amplitudo dan frekuensi dari isyarat informasi
2. Frekuensi Pencuplik
3. Resolution (*step size*)
4. Jumlah bit pada DAC

Masukan modulator berupa isyarat sinus 1,5Vpp dengan frekuensi 2 KHz. Pada percobaan ini digunakan frekuensi pencuplik sebesar 125 KHz. Isyarat sinus ini merupakan isyarat masukan dari Modulator Delta yang akan dibandingkan dengan isyarat sampling terkuantisasi sehingga dari perbandingan tersebut akan dihasilkan isyarat hasil Modulasi Delta, isyarat sinus yang dibandingkan dengan isyarat sampling terkuantisasi ditunjukkan pada Gambar 11. Isyarat keluaran hasil Modulasi Delta ini ditunjukkan pada Gambar 12. Pada gambar hasil percobaan terlihat bahwa isyarat sampling terkuantisasi cukup baik untuk mengikuti laju perubahan isyarat informasi, sehingga dihasilkan isyarat hasil modulasi Delta yang sesuai dengan teori yaitu pada saat isyarat sinus naik maka isyarat keluaran modulasi berupa isyarat digital dimana isyarat digital bernilai *high* lebih banyak daripada isyarat digital bernilai *low*, sedangkan pada saat isyarat sinus turun maka isyarat keluaran modulasi berupa isyarat digital dimana isyarat digital bernilai *low* lebih banyak daripada isyarat digital bernilai *high*.



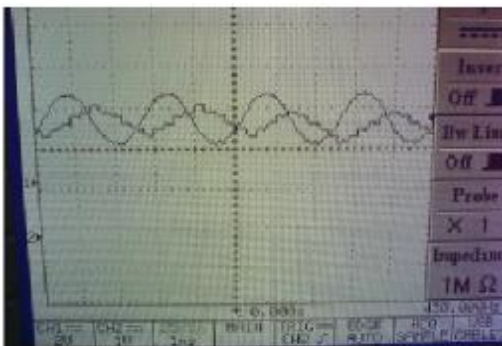
Gambar 11. Isyarat Informasi dan Isyarat Sampling Terkuantisasi.



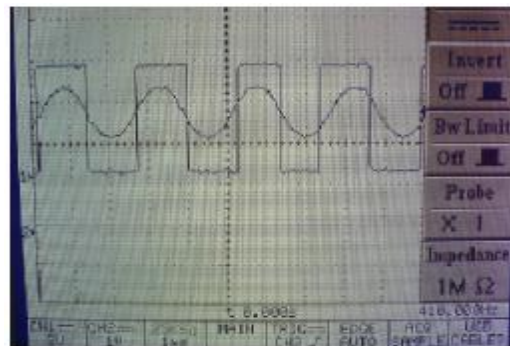
Gambar 12. Isyarat Informasi dan Isyarat Keluaran Modulasi Delta..

5.1. Pengaruh Perubahan Frekuensi Pencuplik

Jika frekuensi pencuplik diubah menjadi 4 KHz akan terjadi *slope overload* (Gambar 13 dan Gambar 14) yaitu keadaan dimana isyarat sampling terkuantisasi tidak dapat mengikuti laju dari perubahan isyarat sinus.



Gambar 13 Isyarat Informasi dan Isyarat Sampling Terkuantisasi.

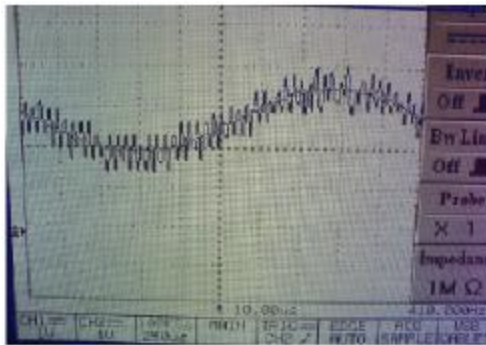


Gambar 14. Isyarat informasi dan Isyarat Keluaran Hasil Modulasi.

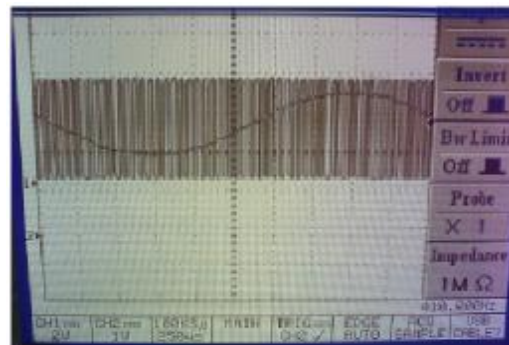
5.2. Pengaruh Frekuensi Isyarat Informasi

Frekuensi isyarat informasi diubah lebih rendah dari semula menjadi 500 Hz dan isyarat hasil modulasi diperlihatkan pada Gambar 15 dan Gambar 16 yang menunjukkan bahwa isyarat *sampling* terkuantisasi dapat lebih banyak mencuplik isyarat informasi. Untuk perubahan frekuensi isyarat informasi lebih tinggi dari semula maka

akan mengakibatkan terjadi *slope overload* seperti telah ditunjukkan pada Gambar 13 dan Gambar 14.



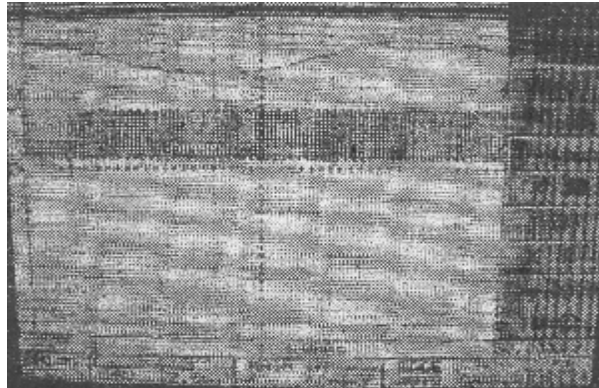
Gambar 15. Isyarat Informasi dan Isyarat Sampling Terkuantisasi.



Gambar 16. Isyarat informasi dan Isyarat Hasil Modulasi.

5.3 Pengaruh Resolusi (*Step Size*)

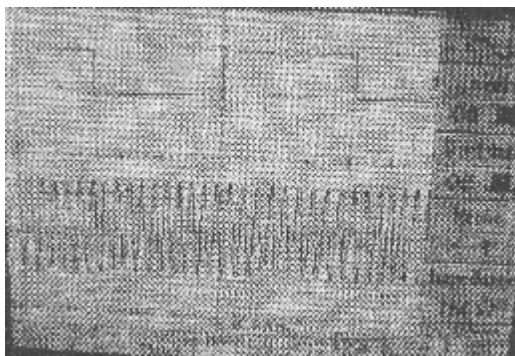
Untuk percobaan dengan mengubah resolusi maka secara otomatis juga akan mengubah tegangan *step size*, hal itu dikarenakan tegangan *step size* merupakan tegangan terkecil dari isyarat informasi yang dapat dijangkau oleh *Analog to Digital Converter* (ADC). *Staircase Generator* diubah dari proses kuantisasi 4 bit menjadi 3 bit dan hasilnya ditunjukkan pada Gambar 17. Dari hasil tersebut dapat dilihat bahwa tegangan *step size* pada isyarat cuplik terkuantisasi terlalu besar untuk mengikuti laju perubahan amplitudo dari isyarat informasi. Hal tersebut dinamakan *granular noise*.



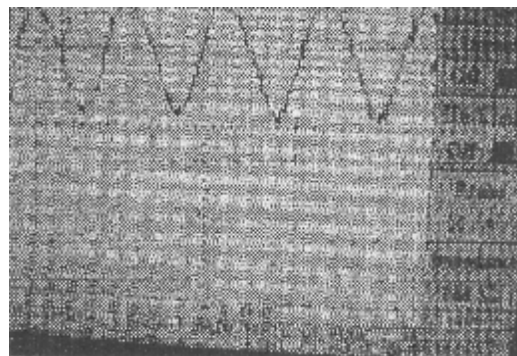
Gambar 17. Isyarat informasi (atas) dan isyarat sampling terkuantisasi (bawah).

5.4 Modulator FSK

Isyarat analog berupa sinus yang digunakan untuk mempresentasikan isyarat pulsa hasil Modulasi Delta digunakan frekuensi 11 KHz untuk mempresentasikan pulsa *high* dan frekuensi 9 KHz untuk mempresentasikan pulsa *low*. Keluaran modulator FSK pada Gambar 18 terlihat bahwa pada saat isyarat hasil Modulasi Delta bernilai *high* pada keluaran Modulator FSK dihasilkan isyarat sinus dengan frekuensi 11 KHz dan pada saat isyarat pulsa hasil Modulasi Delta bernilai *low* pada keluaran Modulator FSK dihasilkan isyarat sinus dengan frekuensi 9 KHz.



Gambar 18. Isyarat Hasil Modulasi Delta & Isyarat Hasil Modulasi FSK.



Gambar 19. Isyarat Hasil Modulasi FM.

5.5 Modulator FM

Hasil modulasi FM ditunjukkan pada Gambar 19. Pada untai modulator FM yang terdiri dari exciter FM dan RFA, isyarat hasil modulasi FSK ditumpangkan pada frekuensi pembawa 92 MHz..

6. Kesimpulan

1. Hasil keluaran integrator diskrit dengan besar frekuensi pencuplik berdasarkan perhitungan dan masukan berupa isyarat digital hasil Modulasi Delta cukup untuk dapat mencuplik dan mengikuti laju dari isyarat informasi.
2. Keluaran hasil Modulasi Delta berupa isyarat digital yang mempunyai frekuensi pensakelaran berubah - ubah tergantung dari amplitudo isyarat informasi, frekuensi isyarat informasi dan isyarat sampling.
3. Untuk frekuensi sampling lebih kecil dari persyaratan minimum akan terjadi *slope overload* yaitu keadaan dimana isyarat cuplik terkuantisasi tidak dapat mengikuti laju dari perubahan isyarat sinus.
4. Perubahan frekuensi isyarat informasi lebih kecil dari akan menghasilkan isyarat pulsa hasil Modulasi Delta dengan nilai frekuensi pensakelaran yang semakin besar.
5. Dengan mengurangi jumlah bit kuantisasi pada DAC maka akan mempengaruhi besar tegangan *step size* (q) yang merupakan tegangan terkecil dari isyarat informasi yang dapat dijangkau oleh *Digital to Analog Converter* (DAC) menjadi semakin besar sehingga akan menimbulkan *granular noise*.

Daftar Pustaka

1. Haykin, Simon, “*Digital Communication*”, McGraw-Hill, Series in Electrical Engineering, 2002.
2. Herbert L. Krauss, Charles W. Bostian, Frederick H. Raab, “Teknik Radio Benda Padat”, Jakarta, Penerbit Universitas Indonesia, 1990.
3. Rappaport, Theodore. S, “*Wireless Communication System*” 2nd Edition, Upper Saddle River, Prentice-Hall, 2002.

4. Tocci, Ronald J, “*Digital System, Principle, and Application*” , 5th Edition, Englewood Cliff, Prentice Hall, 1991.
5. Tomasi, Wayne, “*Advanced Electronic Communication System*” , 2nd Edition, Englewood Cliff, Prentice Hall International, 1992.
6. Young, Paul H, “*Electronic Communication Technique*” , 5th Edition, New Jersey, Pearson Prentice Hall, 2004.