

Perancangan Sistem Modulator *Binary Phase Shift Keying*

Deddy Susilo¹, Budihardja Murtianta², Arivia Aurelia Devina Pramono³

Program Studi Teknik Elektro,
Fakultas Teknik Elektronika dan Komputer,
Universitas Kristen Satya Wacana, Salatiga

¹deddy.susilo@staff.uksw.edu, ²budihardja.murtianta@staff.uksw.edu,

³me_230104@yahoo.com

Ringkasan

Sistem yang dibangun adalah sebuah modul sistem modulator BPSK (*Binary Phase Shift Keying*). Perangkat yang dibahas adalah modulator BPSK dengan frekuensi 10kHz-48kHz dan untuk transmisi secara nirkabel ditambahkan pemancar FM yang akan mentranslasikan sinyal pembawa pada frekuensi radio sebesar 80MHz. Berdasarkan pengujian yang telah dilakukan, sistem perangkat modulator BPSK yang dibangun dapat bekerja dengan baik. Perancangan pseudorandom generator dengan menanamkan algoritma register geser 5 tingkat dengan mikrokontroler AVR ATTINY13A dapat diatur dengan bit rate bervariasi dari 1200, 2400, 4800 dan 9600 bps. Untai tapis lolos rendah Bessel orde 2 dengan f_c 48kHz dapat berfungsi memperhalus hasil keluaran pseudorandom generator dan level shifter. Untai selektor keluaran BPSK dapat berfungsi dengan baik untuk pemilih sinyal sinus 0° dan 180° serta pemancar FM dapat menghasilkan spectrum sinyal paling tinggi pada frekuensi 80MHz.

Kata kunci: modulator, *pseudorandom generator*, *costas loop*, *suppressed carrier*, mikrokontroler.

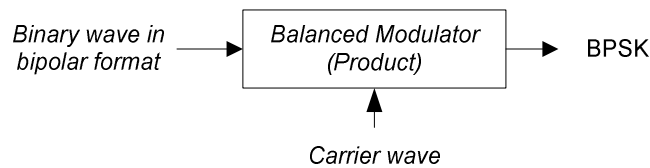
1. Pendahuluan

Pemilihan sistem modulasi pada suatu transmisi digital berdasarkan karakteristik yang dimiliki oleh sistem tersebut, yaitu lebar pita, daya yang disediakan dan ketahanan terhadap gangguan. Penulis mencoba meneliti modulasi digital BPSK (*Binary Phase Shift Keying*) dengan pertimbangan lebar pita transmisi yang efisien dan *Quality of Service* (QoS) yang dihasilkan sangat baik[1][2][3]. Modulasi PSK (*Phase Shift Keying*) adalah modulasi digital yang dilakukan dengan mengubah fasa dari sinyal referensi tertentu. Modulasi BPSK adalah modulasi PSK yang menggunakan 2 macam perubahan fasa, yaitu 0° dan 180° . Untuk proses demodulasi BPSK harus dilakukan secara koheren[4]. Deteksi koheren adalah deteksi yang membutuhkan informasi fasa dan frekuensi asli dari sinyal pembawanya secara tepat[5]. Masalah pada deteksi koheren adalah bagaimana mendapatkan informasi tentang frekuensi dan fasa asli sinyal pembawa menggunakan sinyal pembawa yang telah termodulasi fasanya[6], proses ini sering disebut *carrier recovery*. Pada umumnya terdapat dua metode yang sering digunakan untuk *carrier recovery* pada deteksi koheren sinyal BPSK, yaitu Squaring Loop dan Costas Loop[2][5]. Seperti dijelaskan pada [1], sistem komunikasi menggunakan BPSK membutuhkan modulator dan demodulator. Pada tulisan sebelumnya [2] penulis telah

mengimplementasikan perangkat keras demodulator BPSK dengan Costas Loop. Pada tulisan ini, penulis menyajikan perancangan dan implementasi perangkat keras modulator BPSK.

2. Modulasi dan Demodulasi BPSK

Seperti telah dijelaskan sebelumnya, modulasi BPSK menyatakan bit 1 dan 0 dengan menggunakan fasa yang berbeda. Biasanya digunakan beda fasa 180 derajat antara bit 1 dengan bit 0. Sebuah modulator BPSK dapat direalisasikan dengan menggunakan sebuah modulator setimbang yang akan mengalikan data biner dengan format bipolar (NRZ Bipolar) dengan sinyal pembawanya, seperti dapat dilihat pada gambar 1.



Gambar 1. Diagram Blok Modulator BPSK Sederhana.

Sinyal BPSK dapat dinyatakan dengan persamaan berikut

$$s(t) = \begin{cases} A_c \cos(\omega_c t) & , \text{saat logika 1} \\ A_c \cos(\omega_c t + \pi) = -A_c \cos(\omega_c t) & , \text{saat logika 0} \end{cases} \quad (1)$$

Jika dinyatakan dengan data biner format bipolar, maka Persamaan 1 dapat dinyatakan dengan Persamaan 2 berikut ini.

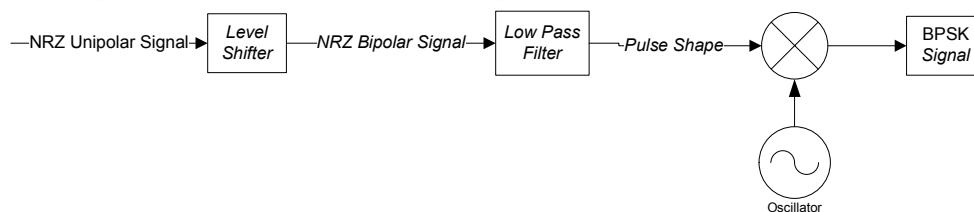
$$s(t) = m(t)A_c \cos(\omega_c t) \quad (2)$$

Dengan $m(t)$ adalah sinyal data biner dinyatakan dengan persamaan :

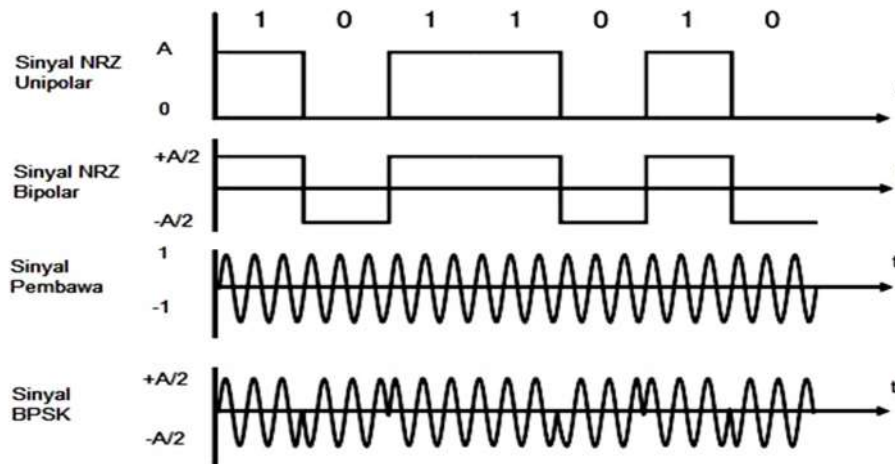
$$m(t) = \begin{cases} +1 & , \text{saat logika 1} \\ -1 & , \text{saat logika 0} \end{cases} \quad (3)$$

Pada prakteknya, modulator BPSK sering direalisasikan dengan diagram blok dan proses pembentukan sinyal BPSK seperti yang ditunjukkan pada gambar 2 dan 3.

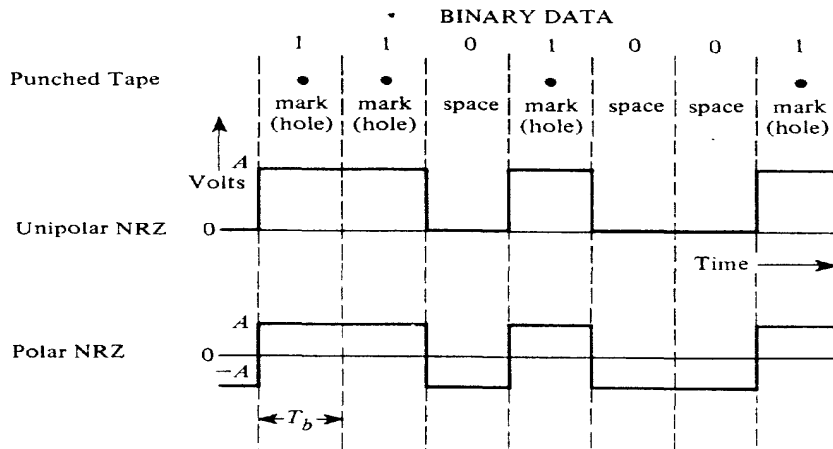
Keluaran dari sumber data digital biasanya masih berupa sinyal NRZ Unipolar. Sinyal NRZ Unipolar adalah sinyal digital yang menyatakan logika '1' dengan level tegangan tertentu (+A Volt) dan logika '0' dengan level tegangan 0 Volt. Sedangkan sinyal NRZ Bipolar menyatakan logika '1' dengan level tegangan positif tertentu (+A Volt) dan logika '0' dengan level tegangan negatif tertentu (-A Volt). Perbandingan sinyal NRZ Unipolar dengan sinyal NRZ Bipolar dapat dilihat pada gambar 4.



Gambar 2. Diagram Blok Modulator BPSK.



Gambar 3. Proses Pembentukan Sinyal BPSK.



Gambar 4. Sinyal NRZ Unipolar dan NRZ Bipolar.

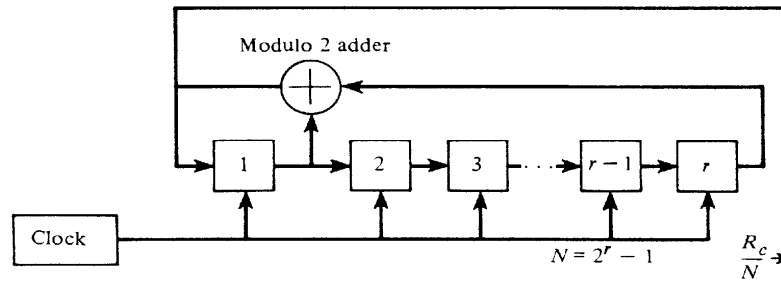
Pada proses modulasi sinyal BPSK, sinyal NRZ Unipolar akan diubah menjadi sinyal NRZ Bipolar oleh suatu untai *Level Shifter*. Keluaran dari *Level Shifter* akan dikalikan dengan sinyal pembawa yang dihasilkan oleh osilator, hasil perkalian ini akan menghasilkan sinyal BPSK. Pada perancangan suatu modulator BPSK sering ditambahkan tapis pelewat rendah (LPF), yang digunakan untuk membatasi lebar pita dari sinyal BPSK yang dihasilkan.

3. Perancangan Pemancar BPSK

Perancangan bagian pemancar meliputi perancangan 3 bagian utama, yaitu perancangan simulator data sebagai sumber data digital yang akan ditransmisikan, perancangan modulator BPSK dan perancangan modulator FM.

3.1. Perancangan Simulator Data (*Pseudo Random Generator*)

Simulator data adalah sumber sinyal informasi biner yang akan dimodulasikan dan dikirimkan. Simulator data yang akan digunakan adalah suatu *Pseudo Random Generator* (PRG). Diagram blok untai PRG ditunjukkan pada Gambar 5.



Gambar 5. Diagram Blok PRG

PRG pada gambar 5 akan menghasilkan deretan bit dengan pola acak yang periodik. Jumlah bit acak yang dihasilkan bergantung pada jumlah register geser yang digunakan. Karena menggunakan 5 buah register geser, maka akan dihasilkan $2^5 - 1 = 31$ bit acak. Untuk merealisasikan untai PRG digunakan rangkaian mikrokontroler AVR AT TINY 13A. Gambar 6(a) dan (b) menunjukkan pin-pin pada mikrokontroler AT TINY13A dan realisasi skematik dari PRG berbasis mikrokontroler. Untai PRG akan menghasilkan bit-bit biner pada level tegangan TTL (0 Volt untuk logika 0 dan 5 Volt untuk logika 1). Bit-bit biner seperti ini sering disebut sinyal unipolar NRZ.

3.2 Perancangan Modulator BPSK

Secara umum modulator BPSK terdiri dari 4 bagian utama, yaitu level shifter yang berguna untuk mengubah sinyal NRZ unipolar menjadi NRZ bipolar, tapis pelolos rendah (LPF) untuk menghilangkan derau, pencampur (mixer) dan osilator sinyal pembawa, yang tersusun seperti pada gambar 2 sebelumnya. Pada bagian selanjutnya akan dijabarkan perancangan tiap-tiap bagian modulator BPSK.

3.2.1 Untai Level Shifter

Bagian *Level Shifter* digunakan untuk mengubah sinyal informasi keluaran bagian simulator data yang merupakan sinyal NRZ Unipolar menjadi sinyal NRZ Bipolar untuk kemudian menjadi masukan rangkaian mixer. Sinyal bipolar inilah yang menyebabkan keluaran di mixer dapat memiliki beda fasa 0 atau 180 derajat.

Proses *Level Shifter* ini dapat dilakukan dengan mengurangkan sinyal data biner NRZ Unipolar dengan sinyal referensi tertentu.

$$V_{out}(t) = 2V_{ref} - m(t) \tag{4}$$

dimana :

$$m(t) = \begin{cases} 5V & \text{, untuk bit 1} \\ 0V & \text{, untuk bit 0} \end{cases} \text{ adalah sinyal informasi NRZ Unipolar}$$

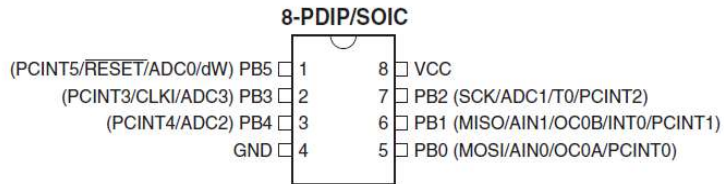
V_{ref} = tegangan referensi.

Jika dipilih $V_{ref} = 1,25V$, maka akan didapatkan sinyal NRZ Bipolar dengan keluaran *Level Shifter* dapat dinyatakan sebagai berikut :

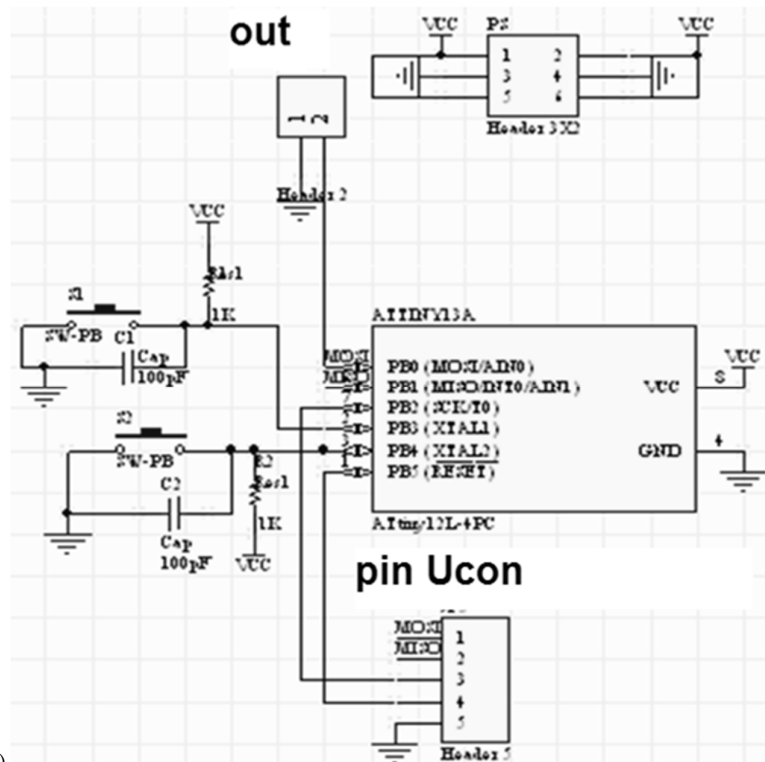
$$V_{out}(t) = 2V_{ref} - m(t) = \begin{cases} -2,5V & \text{, untuk bit 1} \\ +2,5V & \text{, untuk bit 0} \end{cases} \tag{5}$$

Untuk merealisasikan untai *Level Shifter* digunakan untai penguat differential yang ditunjukkan seperti pada gambar 7.

Pinout of ATtiny13A

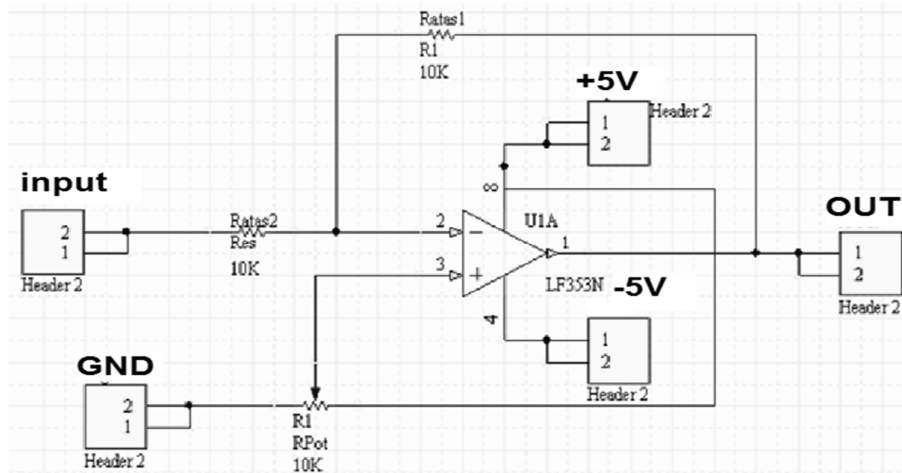


(a)



(b)

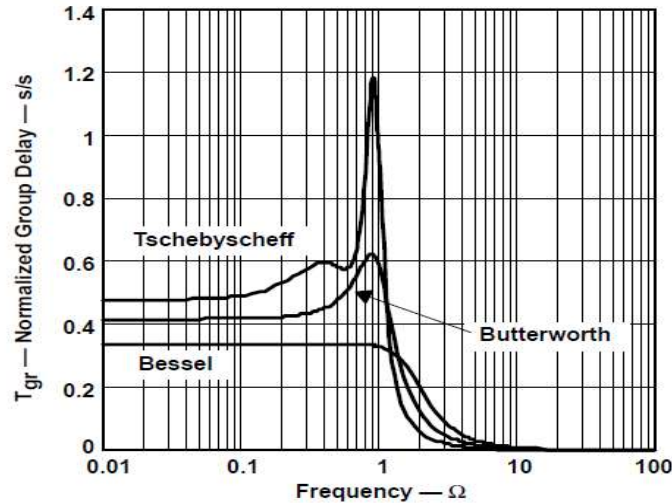
Gambar 6.(a). Pin-Pin AT TINY13A. (b). Skematik pembangkit PRG berbasis mikrokontroler.



Gambar 7. Untai Level Shifter.

3.2.2 Tapis Lolos Rendah

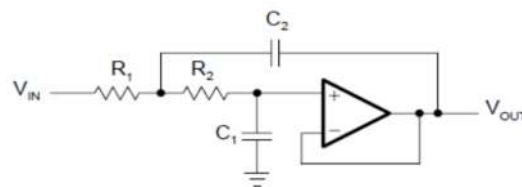
Dalam perancangan ini akan ditambahkan sebuah tapis lolos rendah yang digunakan untuk mengurangi derau sebelum sinyal informasi masuk ke dalam pencampur. Pada perancangan ini dipilih tapis Bessel, karena tapis ini memiliki respon fasa yang linier untuk jangkauan frekuensi yang lebar dan filter ini juga memiliki *group delay* yang konstan pada jangkauan frekuensinya[8]. Perbandingan *group delay* antara tapis Bessel, Butterworth dan Tschebyscheff dapat dilihat pada gambar 8.



Gambar 8. Perbandingan *group delay* tapis-tapis klasik.

Sifat tapis Bessel yang memiliki *group delay* yang konstan inilah yang menyebabkan tapis Bessel memiliki kinerja optimum pada transmisi sinyal kotak. Hal ini disebabkan karena sinyal kotak memiliki banyak komponen frekuensi yang menyusunnya, dan dalam transmisi diharapkan setiap komponen frekuensi sinyal kotak memiliki tundaan yang sama, sehingga tidak menyebabkan distorsi pada sinyalnya.

Pada perancangan ini digunakan tapis Bessel orde 6. Tapis ini memiliki frekuensi penggal 96kHz. Untuk merealisasikan tapis orde 6 dilakukan dengan mengkaskade 3 buah tapis orde 2. Gambar 9 adalah skematik tapis lolos rendah orde 2 dengan menggunakan topologi Sallen-Key.



Gambar 9. Skematik tapis lolos rendah Sallen Key orde 2.

Tapis ini memiliki fungsi pindah seperti yang ditunjukkan dengan persamaan 6.

$$A(s) = \frac{1}{1 + \omega_c C_1 (R_1 + R_2) s + \omega_c^2 R_1 R_2 C_1 C_2 s^2} \quad (6)$$

dengan ω_c adalah frekuensi penggal dari tapis lolos bawah dalam radian.

Berdasarkan persamaan 6 akan didefinisikan koefisien-koefisien tapis yaitu a_i dan b_i yang dinyatakan dengan Persamaan 7 dan 8.

$$a_i = \omega_c C_1 (R_1 + R_2) \quad (7)$$

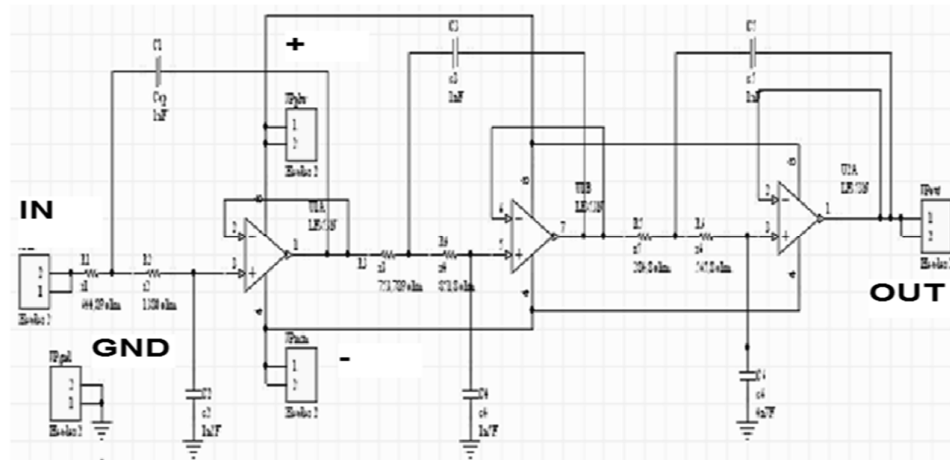
$$b_i = \omega_c^2 R_1 R_2 C_1 C_2 \quad (8)$$

Tapis *Bessel* orde 6 memiliki koefisien-koefisien sebagai berikut.

Tabel 1. Koefisien Tapis *Bessel*

	a_i	b_i
Tapis 1	1,2217	0,3887
Tapis 2	0,9686	0,3503
Tapis 3	0,5131	0,2756

Dengan memasukkan frekuensi penggal tapis sebesar $\omega_c = 2\pi f_c = 2\pi \times 96000$ radian dan koefisien-koefisien tapis seperti yang tercantum di Tabel 1 ke dalam Persamaan 6, 7 dan 8, maka dapat dicari besarnya resistor dan kapasitor yang diperlukan untuk tiap-tiap tapis orde dua. Gambar 10 berikut ini adalah hasil realisasi tapis *Bessel* orde 6.

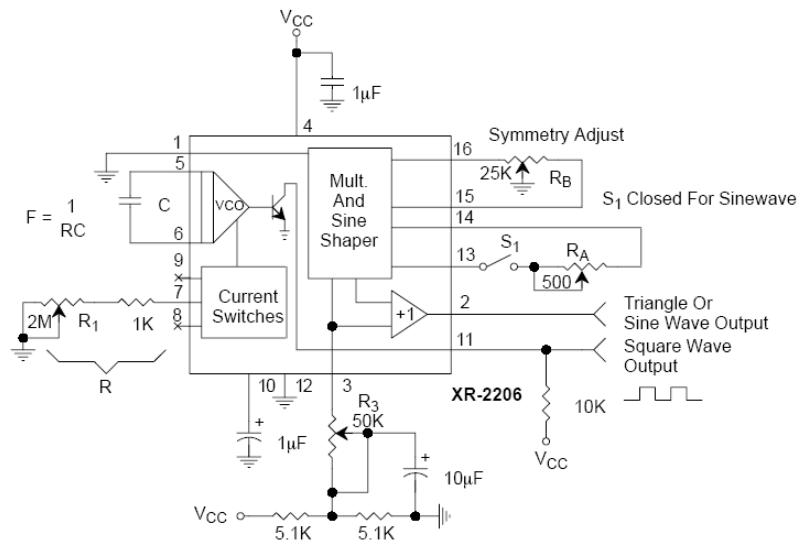


Gambar 10. Untai Tapis *Bessel* Orde 6.

3.2.3 Osilator

Bagian osilator digunakan sebagai penghasil sinyal pembawa frekuensi tinggi yang digunakan untuk menumpangkan data. Osilator yang digunakan harus memiliki jangkauan frekuensi pembawa 10kHz – 50kHz seperti yang tertera pada spesifikasi. IC XR2206 yang digunakan dalam perancangan osilator. XR2206 adalah IC *Monolithic Function Generator* yang sering digunakan untuk pembangkit bentuk gelombang, pembangkit sinyal *sweep*, pembangkit sinyal *AM/FM*, pembangkit sinyal *FSK* dan *Phase Locked Loops*. Rangkaian Osilator dengan menggunakan IC XR2206 dapat dilihat pada gambar 11. Berdasarkan gambar 11, frekuensi sinyal keluaran diatur oleh nilai resistor pada pin 7 dan kapasitor diantara pin 5 dan 6. Frekuensi sinyal keluaran dinyatakan dengan persamaan 9. Agar dapat menjangkau frekuensi 10kHz-50kHz, maka digunakan kapasitor sebesar 1nF, dan resistor sebesar 16Kohm yang dihubungkan seri dengan potensiometer 200 Kohm.

$$f = \frac{1}{RC} \quad (9)$$



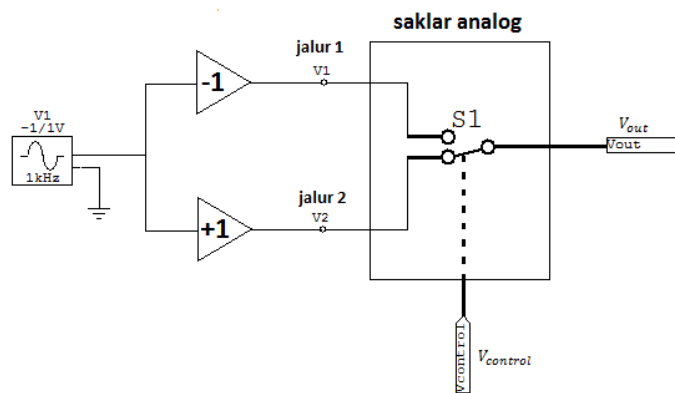
Gambar 11. Skematik osilator dengan XR2206.

3.2.4 Untai Selektor Keluaran BPSK

Untuk mempermudah realisasi pencampur (*mixer*), di gunakan untai selektor. Bagian ini akan menghasilkan sinyal dengan beda fasa 0 dan 180 derajat untuk logika 1 dan 0. Untuk merealisasikan untai selektor secara sederhana dapat dilakukan dengan menggunakan sebuah saklar analog yang tersusun seperti pada diagram blok pada Gambar 12.

Saklar analog berfungsi seperti *multiplexer*, yaitu dengan mengatur tegangan pada $V_{control}$, dapat diatur jalur 1 atau jalur 2 yang akan dikeluarkan ke keluaran V_{out} . Jika $V_{control} < 0$, maka jalur 1 akan dikeluarkan ke V_{out} . Sedangkan jika $V_{control} > 0$, maka jalur 2 akan dikeluarkan ke V_{out} . Dapat dilihat pada Gambar 13, masukan jalur 1 berasal dari keluaran osilator yang dilewatkan ke suatu penguat membalik. Jika keluaran dari osilator dinyatakan dengan persamaan $A_c \cos(\omega_c t)$, maka sinyal yang masuk ke jalur 1 adalah :

$$V_1 = -A_c \cos(\omega_c t) \quad (10)$$

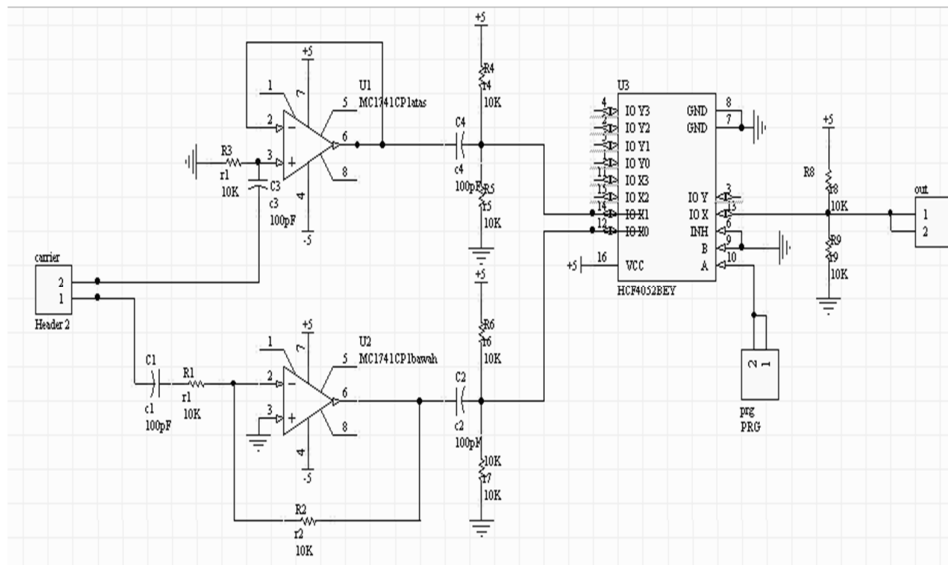


Gambar 12. Diagram Saklar Analog.

Untuk jalur 2, sinyal masukan berasal dari keluaran osilator yang dilewatkan ke suatu penyangga (*buffer*), sehingga sinyal yang masuk ke jalur 2 dapat ditulis :

$$V_2 = +A_c \cos(\omega_c t) \quad (11)$$

Dengan memberikan sinyal masukan sinyal NRZ bipolar yang berasal dari *level shifter* ke tegangan pengontrol ($V_{control}$), maka dapat dihasilkan sinyal keluaran dengan fasa yang berubah-ubah antara 0 dan 180 derajat, yaitu sinyal $A_c \cos(\omega_c t)$ dan $-A_c \cos(\omega_c t)$ yang bergantung pada tegangan pengontrolnya. Dengan cara ini dapat dihasilkan sinyal BPSK. Untuk merealisasikan suatu saklar analog akan digunakan IC 4052 dan untuk merealisasikan penguat membalik dan penyangga digunakan IC Opamp 741.



Gambar 13. Skematik selektor keluaran BPSK.

3.3 Modul Modulator FM

Keluaran dari bagian modulator BPSK yang disebut sinyal analog *bandpass* masih memiliki frekuensi yang terlalu rendah jika langsung digunakan untuk transmisi secara nirkabel. Oleh karena itu keluaran dari bagian modulator BPSK perlu ditranslasikan ke frekuensi yang lebih tinggi. Untuk mentranslasikan sinyal analog *bandpass* ke frekuensi yang lebih tinggi akan digunakan modulator analog. Modulator analog dasar meliputi modulator AM dan FM. Pada tugas akhir ini dipilih modulator FM versi Ronica yang bekerja pada jangkauan frekuensi 88MHz – 108MHz.

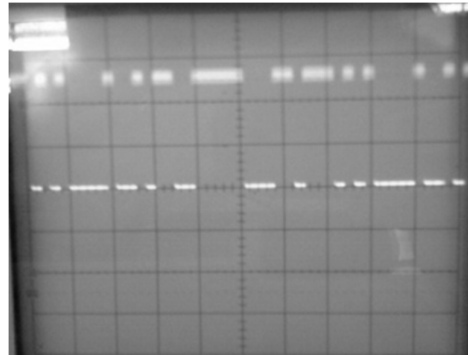
4. Pengujian dan Pembahasan

Pengujian dilakukan pada bagian pemancar dan penerima dengan melihat keluaran dari masing-masing blok yang telah dijelaskan pada subbab sebelumnya dan membandingkan dengan teori-teori yang berlaku.

4.1. Pengujian Simulator Data (Pseudo Random Generator) (Titik A)

Sumber data digital yang digunakan adalah suatu *Pseudo Random Generator* (PRG) yang memiliki *shift register* 5 tingkat sehingga diperoleh simulasi data acak dengan

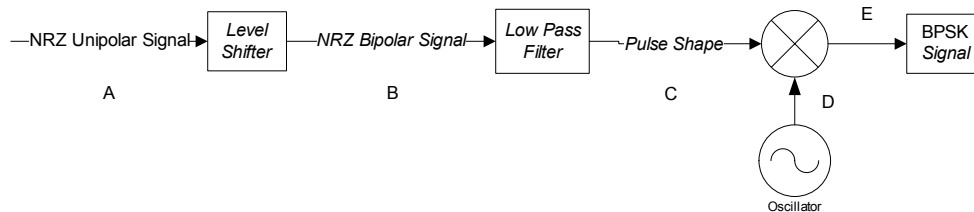
periode 31 bit. Adapun sinyal keluaran PRG dapat dilihat pada Gambar 15, dengan *bitrate* 9600 bps.



Gambar 15. Sinyal Pseudo Random Generator (PRG).

4.2. Pengujian Bagian Modulator BPSK

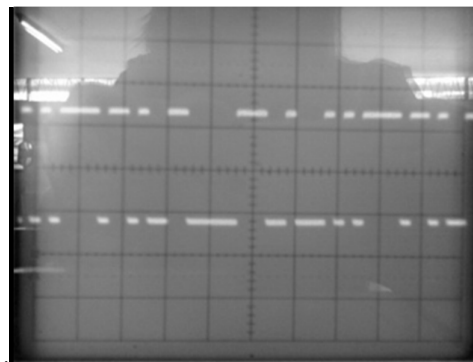
Seperti telah dijelaskan sebelumnya, bagian modulator BPSK dapat digambarkan pada gambar 16. Label huruf A, B, C, dan seterusnya menunjukkan titik uji yang telah dipilih. Sinyal-sinyal pada titik-titik uji tersebut akan ditampilkan dengan osiloskop dan dibandingkan dengan teori-teori yang berlaku.



Gambar 16. Gambar titik pengujian di Modulator BPSK.

4.2.1. Pengujian Level Shifter (Titik B)

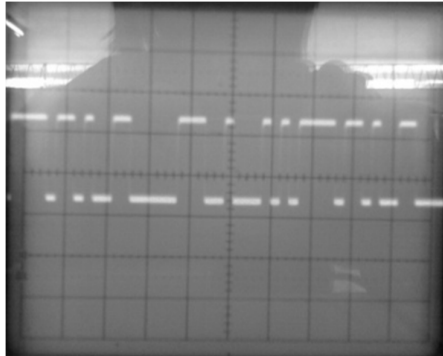
Untuk menggeser tegangan sinyal informasi dari V dan *ground* menjadi $+V$ dan $-V$ yang berfungsi untuk mendapatkan kondisi perubahan fasa 180° pada saat terjadi perubahan bit 1 ke 0 atau sebaliknya. Dari gambar terlihat bahwa sinyal masukan dari PRG memiliki level tegangan sebesar 5 Vpp yang dapat diubah menjadi $+2,5V_p$ dan $-2,5V_p$.



Gambar 17. Sinyal level shifter.

4.2.2. Pengujian Tapis Lolos Rendah *Bessel* orde 6 (Titik C)

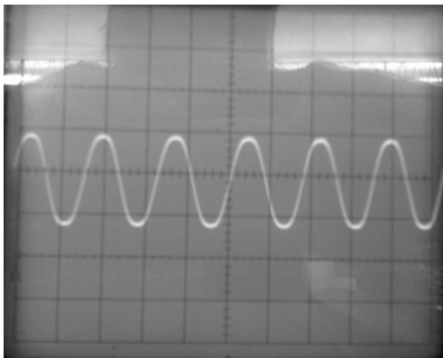
Tapis di sini digunakan untuk mengurangi derau yang masuk ke bagian modulator *BPSK*. Pada perancangan ini digunakan tapis dengan lebar pita 96kHz. Keluaran dari bagian ini dapat dilihat pada gambar 18. Tapis ini dipilih sedemikian rupa, sehingga sinyal kotak yang ditransmisikan berkurang deraunya tanpa menimbulkan distorsi yang berlebihan pada bentuk sinyal kotaknya.



Gambar 18. Sinyal keluaran Tapis Lolos Rendah.

4.2.3. Pengujian Bagian Osilator (Titik D)

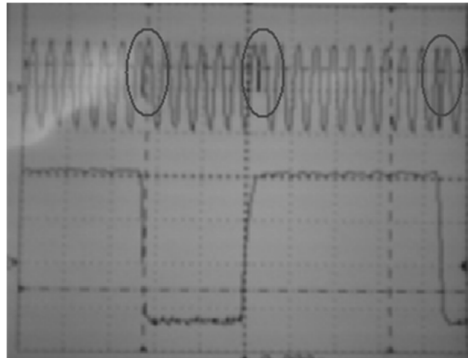
Bagian osilator digunakan sebagai penghasil sinyal sinusoid sebagai sinyal pembawa. Sesuai dengan spesifikasi besarnya frekuensi sinyal pembawa dapat divariasikan antara 10kHz – 50kHz dan besarnya amplitudonya dapat divariasikan juga.



Gambar 19. Sinyal keluaran osilator.

4.2.4 Pengujian Selektor Keluaran *BPSK* (Titik E)

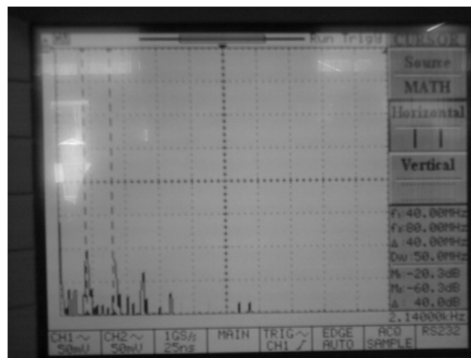
Bagian pencampur digunakan untuk mencampur sinyal keluaran dari tapis pelewat rendah dengan keluaran dari osilator. Hasil perkalian kedua sinyal ini akan menghasilkan sinyal *BPSK* seperti dapat dilihat pada gambar di bawah ini. Sinyal *BPSK* adalah sinyal yang menggunakan perubahan fasa 180 derajat sebagai penanda bit 1 dan bit 0. Dari Gambar 20, terlihat bahwa saat ada transisi bit dari 0 ke 1 atau sebaliknya ada perubahan fasa pada sinyal keluaran pencampur, ditandai dengan bagian yang dilingkari.



Gambar 20. Sinyal Keluaran BPSK dengan $f_c = 48$ KHz

4.3. Pengujian Pemancar FM

Bagian pemancar FM digunakan untuk mentranlasikan sinyal analog *passband* ke frekuensi radio agar bisa dipancarkan. Berdasarkan pengujian yang telah dilakukan, pemancar FM yang digunakan memiliki jangkauan frekuensi dari 80 MHz sampai dengan 108 MHz. Kemudian akan dicari daerah frekuensi kosong yang tidak dipakai oleh pemancar lain tetapi masih berada di dalam jangkauan pemancar FM yang digunakan. Dari hasil pencarian itu dipilih frekuensi 80 MHz sebagai frekuensi pembawa modulator FM. Gambar 21 menunjukkan spektrum sinyal keluaran osilator pemancar FM yang ditampilkan oleh osiloskop. Dapat dilihat bahwa ada dua puncak yaitu di frekuensi 40MHz dan 80MHz. Untuk selanjutnya, sinyal dengan frekuensi 40MHz akan dihilangkan dengan proses pemfilteran dan sinyal dengan frekuensi 80MHz yang akan diloloskan untuk dipancarkan.



Gambar 21. Sinyal Keluaran Pemancar FM.

5. Kesimpulan

Berdasarkan pengujian yang telah dilakukan, secara umum terlihat bahwa sistem perangkat modulator BPSK yang dibangun dapat bekerja dengan baik. Berdasarkan proses perancangan dan pengujian yang telah dilakukan, maka penulis dapat mengambil beberapa kesimpulan.

1. Perancangan *pseudorandom generator* dengan menanamkan algoritma register geser 5 tingkat dengan mikrokontroler AVR ATTINY13A dapat berfungsi dengan baik dan dapat diatur dengan bitrate bervariasi dari 1200, 2400, 4800 dan 9600 bps.

2. Untai tapis lolos rendah Bessel orde 2 dengan f_c 48kHz dapat berfungsi memperhalus hasil keluaran *pseudorandom generator* dan *level shifter*.
3. Untai selektor keluaran BPSK dapat berfungsi dengan baik untuk pemilih sinyal sinus 0° dan 180° .
4. Pemancar FM dapat menghasilkan sinyal paling tinggi pada frekuensi 80MHz.

Daftar Pustaka

- [1] B. Murtianta, "Sistem Modulator dan Demodulator BPSK dengan Costas Loop," Jurnal Techne, Fakultas Teknik Elektronika dan Komputer Universitas Kristen Satya Wacana, pp. 17-26, Vol. 14 No. 1, April 2015.
- [2] B. Murtianta, D. Susilo, A. A. D. Pramono, "Perancangan dan Realisasi Perangkat Keras Demodulator BPSK dengan Costas Loop," Jurnal Techne, Fakultas Teknik Elektronika dan Komputer Universitas Kristen Satya Wacana, pp. 75-88, Vol. 14 No. 2, Oktober 2015.
- [3] Setiawan, Yusuf, "Alat Peraga Modulator Demodulator BPSK", Skripsi Fakultas Teknik Jurusan Teknik Elektro, 2005.
- [4] Couch, Leon W., "Digital and Analog Communication System", 7th ed, Pearson Education, Inc., New Delhi, 2007.
- [5] Lathi, B. P., "Modern Digital and Analog Communication System", Oxford University Press, Inc., New York, 1998.
- [6] Feliciano, David P. dan Rivera, Jose L.C., "Digital Implementation of a Second Order Costas Loop Demodulator", Project Report Electrical Engineering University of Puerto Rico, Mei 2004.
- [7] Smith, David R., "Digital Transmission System", 3rd ed, Kluwer Academic Production, Massachusetts, 2004.
- [8] Mancini, Ron, "Op Amps for Everyone", Texas Instrument, 2001.