

Perancangan dan Realisasi Perangkat Keras Demodulator *BPSK* dengan *Costas Loop*

Budihardja Murtianta¹, Deddy Susilo², Arivia Aurelia Devina P³

Program Studi Teknik Elektro,
Fakultas Teknik Elektronika dan Komputer,
Universitas Kristen Satya Wacana, Salatiga

¹budihardja.murtianta@staff.uksw.edu, ²deddy.susilo@staff.uksw.edu,

³me_230104@yahoo.com

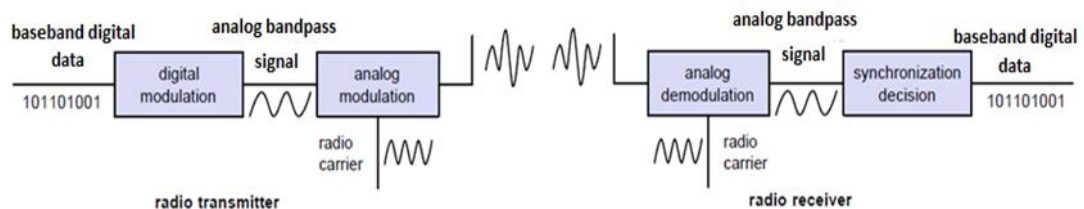
Ringkasan

Pada tulisan ini akan dirancang dan direalisasikan suatu perangkat demodulator data berbasis *BPSK* (*Binary Phase Shift Keying*) menggunakan metode *Costas Loop*. *Costas Loop* difungsikan untuk melakukan demodulasi sinyal-sinyal yang termodulasi secara *supressed-carrier*. *Costas Loop* menggunakan umpan balik negatif untuk melakukan *carrier recovery*, kemudian sinyal pembawa yang dihasilkan digunakan untuk melakukan demodulasi sinyal *BPSK*-nya. Perangkat yang dibuat berupa demodulator *BPSK* yang menggunakan format *Non Return Zero Bipolar* dengan frekuensi 10kHz-48kHz. Untuk proses demodulasi *BPSK* harus dilakukan secara koheren[1]. Deteksi koheren adalah deteksi yang membutuhkan informasi fasa dan frekuensi asli dari sinyal pembawanya secara tepat[2]. Sehingga yang sering menjadi masalah pada deteksi koheren adalah bagaimana mendapatkan informasi tentang frekuensi dan fasa asli sinyal pembawa menggunakan sinyal pembawa yang telah termodulasi fasanya[3], proses ini sering disebut *carrier recovery*. Pada umumnya terdapat dua metode yang sering digunakan untuk *carrier recovery* pada deteksi koheren sinyal *BPSK*, yaitu *Squaring Loop* dan *Costas Loop*. Keduanya memiliki *noise performance* yang hampir sama [1], tapi metode *Costas Loop* memiliki toleransi yang lebih baik untuk pergeseran isyarat pembawa dan dapat beroperasi untuk lebar pita yang lebih lebar, sehingga lebih sering digunakan dibandingkan dengan *Squaring Loop* [4].

Kata kunci: *Costas Loop*, *supressed-carrier*, *carrier recovery*

1. Pendahuluan

Secara umum bagan kotak komunikasi digital digambarkan sebagai berikut.



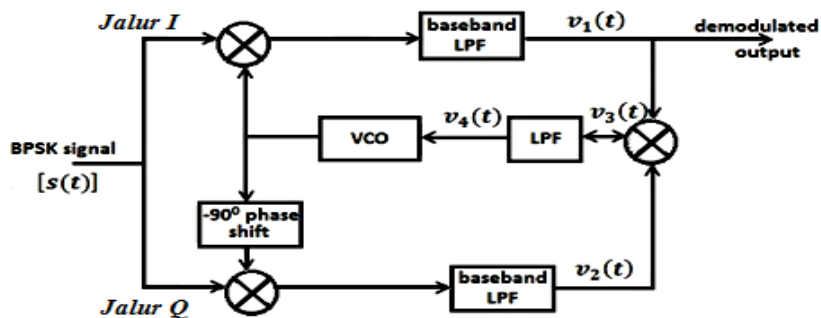
Gambar 1. Bagan Kotak Komunikasi Digital

Pada bagian pemancar, sinyal informasi digital *baseband* akan dimodulasikan dengan menggunakan modulator digital seperti modulator ASK, PSK atau FSK untuk menghasilkan keluaran yang disebut sinyal analog *bandpass*. Sinyal *baseband* didefinisikan

sebagai sinyal yang memiliki magnitudo spektrum tidak nol untuk frekuensi disekitar $f=0$, sedangkan sinyal *bandpass* didefinisikan sebagai sinyal yang memiliki magnitudo spektrum tidak nol pada pita tertentu dan terkonsentrasi pada frekuensi $f=fc$, dengan fc adalah frekuensi pembawanya[1]. Sinyal analog *bandpass* ini masih memiliki frekuensi yang rendah dan tidak efektif untuk transmisi secara nirkabel, oleh karena itu sinyal analog *bandpass* ini perlu ditranslasikan ke frekuensi radio. Untuk mentranslasikan sinyal analog *bandpass* ke frekuensi radio dilakukan dengan menggunakan modulator analog. Sebagai modulator analog dapat digunakan modulator AM ataupun modulator FM. Proses pada bagian penerima adalah kebalikan dari bagian pemancar. Mula-mula sinyal frekuensi tinggi yang diterima oleh antenna akan masuk ke demodulator analog untuk menghasilkan sinyal analog *bandpass*. Kemudian sinyal analog *bandpass* yang dihasilkan akan masuk ke bagian demodulator digital untuk menghasilkan sinyal informasi digitalnya. Rumusan teoretik mengenai modulator dan demodulator BPSK dengan metode *costas loop* sudah pernah dipublikasikan pada tulisan sebelumnya[5]. Pada tulisan ini direalisasikan rancangan perangkat keras pada bagian demodulator BPSK dengan metode *Costas Loop*.

2. Demodulator BPSK

Gambar 2 berikutini adalah bagan kotak dari suatu *Costas Loop*. Berdasarkan bagan kotak tersebut, maka perancangan bagian *Costas Loop* akan meliputi perancangan untai Pengali, *Arm Filter*, *Loop Filter*, VCO dan Penggeser Fasa 90°.



Gambar 2. Bagan Kotak *Costas Loop*

3. Untai Pengali

Costas Loop menggunakan 3 pengali, 1 pengali di jalur *Infasa*, 1 pengali di jalur *Quadrature* dan 1 pengali di jalur tengah. Pengali di jalur *Infasa* dan *Quadrature* berfungsi sebagai detektor fasa, untuk mengetahui beda fasa antara sinyal keluaran VCO yang digeser 90° (jalur *Quadrature*) dan yang tidak digeser 90° (jalur *Infasa*) dengan sinyal BPSK masukan *Costas Loop*. Kemudian informasi beda fasa dari jalur *Infasa* dengan jalur *Quadrature* akan dikalikan oleh pengali di jalur tengah untuk menghasilkan tegangan pengontrol VCO. Pada perancangan bagian pengali akan ditetapkan terlebih dahulu bahwa sinyal BPSK masukan ke *Costas Loop* adalah sinyal sinusoida dengan amplitudo 2,5 Volt dan dinyatakan dengan persamaan berikut ini.

$$s(t) = 2,5m(t)\sin(\omega_c t) \quad (1)$$

Sedangkan keluaran dari VCO dan penggeser fasa adalah sinyal kotak dengan level tegangan TTL (0 Volt dan 5 Volt dan lewat kapasitor kopling akan dihasilkan sinyal

kotak dengan amplitude 2,5Volt. Pada perancangan ini dipilih sinyal kotak sebagai keluaran VCO dan penggeser 90°, karena untuk mendapatkan pergeseran fasa 90° pada jangkauan frekuensi tertentu lebih mudah didapat dengan menggunakan sinyal kotak yaitu menggunakan DFF (*D-Flip Flop*). Sinyal kotak yang digunakan memiliki amplitudo 2,5Volt dan dapat dinyatakan dengan persamaan deret Fourier berikut ini.

$$V_{VCO}(t)=10/\pi\sin(\omega_c t+\theta_e)+10/3\pi \sin(3\omega_c t+\theta_e)+10/5\pi\sin(5\omega_c t+\theta_e) \quad (2)$$

Terlihat bahwa walaupun sinyal kotak yang digunakan memiliki banyak komponen frekuensi, tetapi dengan tapis pelewat rendah yang berpengaruh ke sistem hanya komponen frekuensi dasar $V_{VCO}(t)=10/\pi\sin(\omega_c t+\theta_e)$ yang sama dengan frekuensi pembawa BPSK-nya saja.

3.1. Pengali Jalur Infasa

Pengali ini akan mengalikan sinyal BPSK dengan sinyal kotak keluaran VCO tanpa pergeseran 90°.

$$V_{o1}=K_{m1} s(t) V(t) \quad (3)$$

$$V_{o1}=K_{m1} (5/2 \sin(\omega_c t)m(t))(10/\pi \sin(\omega_c t+\theta_e))$$

$$V_{o1}=K_{m1} (3.9789)m(t)(\cos(\theta_e)-\cos(2\omega_c t+\theta_e)) \quad (4)$$

K_{m1} adalah bati dari pengali. Informasi beda fasa diperoleh dari bagian frekuensi rendah, sedangkan bagian frekuensi tinggi akan dihilangkan dengan menggunakan tapis pelewat rendah. Sehingga keluaran dari pengali yang diharapkan adalah :

$$V_{o1}=K_{m1} (3.9789)m(t)\cos(\theta_e) \quad (5)$$

3.2 Pengali Jalur Quadrature

Pengali pada jalur *Quadrature* akan mengalikan sinyal BPSK dengan sinyal keluaran VCO yang telah digeser 90°.

$$V_{o2}=K_{m2}s(t) V_{VCO-90}(t) \quad (6)$$

K_{m2} adalah bati dari pengali. Hasil pergeseran fasa 90°nya dapat dinyatakan dengan Persamaan 7 berikut ini.

$$V_{VCO-90}(t)=10/\pi \cos(\omega_c t+\theta_e) \quad (7)$$

Dengan menggunakan persamaan trigonometri dasar, maka akan didapatkan Persamaan 8 sebagai hasil dari perkalian sinyal BPSK dengan sinyal VCO yang digeser 90° adalah.

$$V_{o2}(t)=K_{m2} (3.9789)m(t)(\sin(\theta_e)+\sin(2\omega_c t+\theta_e)) \quad (8)$$

Keluaran pengali setelah dilewatkan tapis pelewat rendah sebagai berikut:

$$V_{o2}=K_{m2} (3.9789)m(t)\sin(\theta_e) \quad (9)$$

3.3. Pengali Jalur Tengah

Pengali di jalur tengah akan mengalikan hasil deteksi fasa di jalur *Infasa* dan *Quadrature*. Persamaan keluaran dari pengali ketiga adalah :

$$V_{o3}=K_{m3} V_{o1} V_{o2} \quad (10)$$

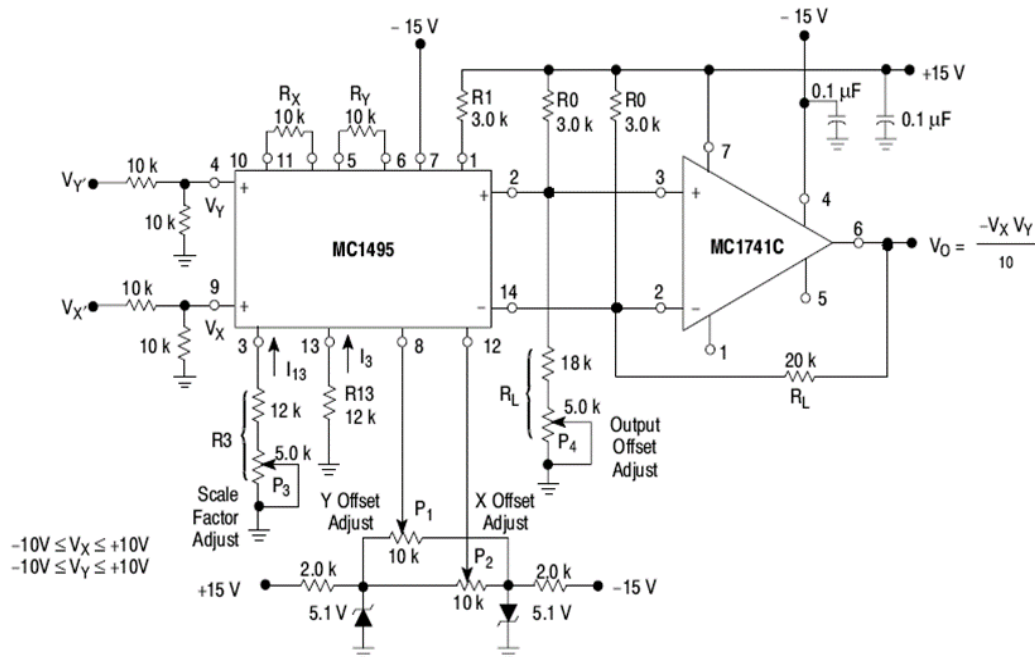
Dengan memasukkan Persamaan 4 dan 8 ke dalam Persamaan 10 dan memilih $K_{m1}=K_{m2}=K_m$, maka akan didapatkan persamaan keluaran dari pengali ini adalah :

$$V_o(t) = K_{m3} [K_m m(t)]^2 (7,9) \sin[2(\theta_e)]$$

Dengan menganggap $[m(t)]^2 = 1$, maka akan didapatkan persamaan :

$$V_o(t) = K_{m3} [K_m]^2 (7,9) \sin[2(\theta_e)] \tag{11}$$

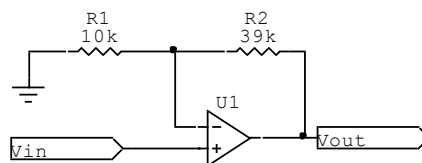
Untuk merealisasikan suatu pengali digunakan IC MC1495 adalah *Four Quadrant Multiplier* dan realisasi pengali dengan menggunakan IC ini pada Gambar 3.



Gambar 3. Pengali dengan MC1495

Keluaran dari MC 1495 adalah sinyal seimbang sehingga diperlukan untai penguat differential untuk mengubah sinyal *balance* menjadi *unbalance*. Untuk merealisasikan penguat differential digunakan suatu opamp LM741. Bati total untai pengali ini adalah 1/10. Untai pengali ini akan digunakan pada pengali di jalur *Infasa*, *Quadrature* dan jalur tengah. Untuk pengali di jalur *Infasa* dan *Quadrature* ditetapkan terlebih dahulu besarnya bati adalah $K_m = K_{mI} = K_{mQ} = 5/10$, sedangkan untuk pengali ketiga di jalur tengah, besarnya bati pengali ditetapkan sebesar $K_{m3} = 1/10$. Bati 5/10 pada pengali jalur *Infasa* dan *Quadrature* diperoleh dengan menambahkan penguat opamp tak membalik dengan bati 5 kali setelah untai pengali. Suatu penguat opamp tak membalik dapat digambarkan seperti pada Gambar 4 dan besarnya bati penguat dapat dihitung dengan Persamaan 12 berikut ini.

$$A_v = 1 + R_2/R_1 = 1 + 39k/10k = 4,9 \tag{12}$$



Gambar 4. Untai Penguat Opamp Tak Membalik

Keluaran pengali jalur *Infasa*: $V_{o1} = 2.m(t)\cos(\theta_e)$.

Keluaran pengali jalur *Quadrature*: $V_{o2} = 2.m(t)\sin(\theta_e)$.

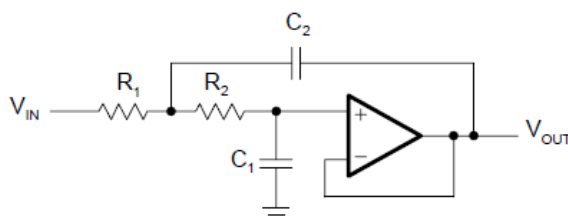
Keluaran pengali jalur tengah : $V_o(t) = 0,2.\sin[2(\theta_e)]$

3.4. Untai Arm Filter

Arm Filter adalah tapis yang digunakan untuk meloloskan sinyal biner data dan menapis komponen sinyal frekuensi tinggi yang dihasilkan oleh pengali di jalur *Infasa* dan *Quadrature*. Untuk perancangan *arm filter* ada beberapa syarat yang perlu diperhatikan, yaitu :

1. Besarnya lebar pita dari *arm filter* harus mengikuti syarat $1/(2T_s) \leq BW \leq 2fc$ untuk meloloskan sinyal informasi dan mencegah ISI, dengan T_s adalah symbol rate [6,7,8]. Suatu sinyal kotak (pulsa) memiliki lebar pita yang tidak terbatas, tetapi pada transmisi sering kali diperlukan pembatasan lebar pita. Pembatasan pita ini sering kali terjadi karena disebabkan oleh pengaruh penapisan. Penapisan yang tidak tepat dapat menyebabkan bentuk pulsa menjadi melebar dalam ranah waktu dan mendistorsi simbol di sebelahnya, masalah ini yang disebut ISI. Gambar 3.18 menunjukkan contoh pulsa yang terdistorsi karena ISI. Berdasarkan syarat Nyquist, untuk melakukan transmisi $1/T$ bit/detik diperlukan lebar pita minimal sebesar $1/(2TB)$ Hz untuk mencegah terjadinya ISI.
2. *Arm filter* di jalur *Quadrature* dan *Infasa* harus dibuat sama agar faktor tundaan antara sinyal $m(t)\sin(\theta_e)$ dan $m(t)\cos(\theta_e)$ sama [6].

Untuk merealisasikan suatu *arm filter* digunakan untai tapis lolos bawah Butterworth orde 2 dengan bati satu [6]. Karena kecepatan data maksimal yang digunakan adalah 9600 bps ($T_s = 1/9600$ s = 10,417ms) dan frekuensi pembawa terendah adalah 10kHz maka diperlukan lebar pita *arm filter* sebesar $4800\text{Hz} \leq BW \leq 20000\text{Hz}$. Berikut ini adalah untai tapis lolos bawah Butterworth orde 2 topologi Sallen-Key yang digunakan.



Gambar 5. Untai Arm Filter

Fungsi pindah dari untai tapis di atas dinyatakan dengan persamaan berikut ini.

$$A(s) = \frac{1}{1 + \omega_c C_1 (R_1 + R_2) s + \omega_c^2 R_1 R_2 C_1 C_2 s^2} \quad (13)$$

$$R_{1,2} = \frac{a_1 C_2 \mp \sqrt{a_1^2 C_2^2 - 4b_1 C_1 C_2}}{4\pi f_c C_1 C_2} \quad (14)$$

$$a_1 = \omega_c C_1 (R_1 + R_2) \text{ dan } b_1 = \omega_c^2 R_1 R_2 C_1 C_2$$

$$C_2 \geq C_1 \frac{4b_1}{a_1^2} \quad (15)$$

Dengan menggunakan Persamaan 14 dan 15, maka untuk mendapatkan frekuensi penggal sebesar 10000Hz, dapat dihitung nilai komponen-komponen yang digunakan adalah $C_1 = 150\text{pF}$, $C_2 = 470\text{pF}$, $R_1 = 30\text{k}$ dan $R_2 = 120\text{k}$.

3.5. Untai Loop Filter

Untai Loop Filter adalah tapis yang digunakan untuk mendapatkan informasi beda fasa, informasi beda fasa ini akan digunakan sebagai tegangan pengendali VCO. Frekuensi keluaran VCO dipengaruhi oleh tegangan pengendali ini. Informasi beda fasa biasanya berupa sinyal dengan frekuensi rendah, oleh karena itu untai loop filter berupa tapis lolos bawah dengan bati DC yang tinggi. Tanggapan loop filter akan mempengaruhi tanggapan transient dari sistem, sehingga dalam perancangannya harus dilakukan dengan hati-hati. Beberapa hal harus diperhatikan untuk perancangan loop filter:

1. Dalam perancangan suatu demodulasi fasa diperlukan PLL dengan lebar pita yang kecil. Dengan lebar pita yang kecil akan menyebabkan fasa keluaran VCO θ_o tidak akan mengikuti modulasi fasa dan θ_o dapat dijadikan referensi untuk sinyal θ_i kemudian [6].
2. Agar sistem stabil, maka besarnya lebar pita dari PLL harus mengikuti persamaan berikut ini [6]:

$$K \leq \omega_{LP}/4 \tag{16}$$

Dengan K = lebar pita dari Costas Loop dan ω_{LP} = frekuensi penggal dari arm filter. Syarat ini bertujuan agar tanggapan frekuensi dari arm filter tidak mempengaruhi tanggapan frekuensi dari Costas Loop. Berdasarkan Persamaan 16 dan frekuensi penggal Arm Filter yang telah ditetapkan sebelumnya sebesar 10kHz, maka lebar pita dari Costas Loop dapat dihitung $K \leq 2\pi \cdot 10000/4$ atau $K \leq 5000\pi$.

Untuk selanjutnya ditetapkan besarnya lebar pita dari Costas Loop adalah $K = 5000$ rad. Besarnya lebar pita Costas Loop K dinyatakan dengan persamaan 17.

$$K_d K_h K_o \tag{17}$$

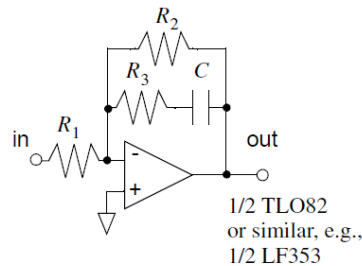
Nilai konstanta-konstanta pada Costas Loop, yaitu meliputi :

1. Bati dari detektor fasa $K_d = K_m^3 (K_m A_i A_o)^2/4 = (1/10) (5/10.5/2.10/\pi)^2/4 = 0.4V/rad$
2. Tetapan VCO $K_o = 135.21 \times 10^3$ rad/V dan didapat dari pengujian VCO.
3. Bati frekuensi tinggi loop filter K_h

Berdasarkan persamaan 17, besarnya bati frekuensi tinggi Loop Filter K_h dapat dihitung dengan cara :

$$K_h = K / (K_d K_o) = 5 / (135,21 \times 0,4) = 0.092449$$

Pada perancangan ini dipilih active lead-lag filter sebagai untai Loop Filter.



Gambar 6. Untai Active Lead-Lag Filter

Tapis pada Gambar 6 memiliki fungsi pindah yang dinyatakan dengan Persamaan 18 berikut ini.

$$F(s) = K_d(1+s\tau_2)/(1+s\tau_1) \tag{18}$$

Dengan $\tau_2=CR_3$ dan $\tau_1=C(R_2+R_3)$.

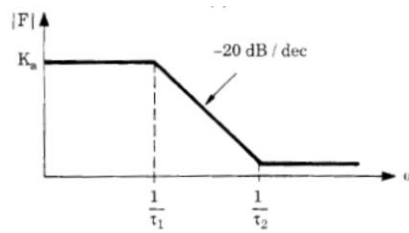
Untuk keperluan perancangan akan didefinisikan K_a sebagai bati frekuensi rendah dari tapis dan dinyatakan dengan persamaan 19.

$$K_a = \lim_{(s \rightarrow 0)} F(s) = R_2/R_1 \quad (19)$$

Sedangkan untuk bati frekuensi tinggi dilambangkan dengan K_h dan dinyatakan dengan persamaan 20 berikut.

$$K_h = \lim_{(s \rightarrow \infty)} F(s) = (R_2 R_3)/(R_1 (R_2 + R_3)) \quad (20)$$

Tanggapan frekuensi dari tapis ini dapat digambarkan sebagai berikut.



Gambar 7. Tanggapan Frekuensi Loop Filter

Agar pole $1/\tau_2$ tidak mempengaruhi tanggapan sistem, maka disyaratkan $1/\tau_2 < K$. Pada perancangan biasanya dipilih $\omega_2 = 1/\tau_2 = 1/4 K$, karena sistem akan memiliki overshoot yang cukup kecil dan acquisition yang cepat [6], sehingga akan didapatkan $1/\tau_2 = (1/4) K = 1250$. Karena $\tau_2 = CR_3$ dan dipilih $C = 100\text{nF}$, maka akan didapatkan $R_3 = 8000$ ohm.

Berdasarkan pengukuran karakteristik VCO, jangkauan tegangan masukan VCO yang diinginkan adalah -1 Volt sampai -4 Volt, dan frekuensi tengah operasional VCO yang diinginkan adalah -2,5 Volt, sehingga diperlukan tegangan masukan VCO yang dapat berayun sebesar 1,5 Volt. Keluaran dari pengali ketiga dinyatakan dengan persamaan $0.2\sin(2\theta_e)$ hanya memiliki ayunan tegangan sebesar 0,2 V, oleh karena itu diperlukan penguatan agar ayunan sebesar 1,5 Volt dapat dicapai. Pada perancangan ini dipilih penguatan oleh bati frekuensi rendah K_a Loop Filter sebesar 8 kali agar persyaratan ayunan itu terpenuhi.

$$K_a = R_2/R_1 = 8 \quad (21)$$

Dengan menggabungkan persamaan di atas dengan persamaan bati frekuensi tinggi K_h yang didapatkan sebelumnya, yaitu:

$$K_h = \frac{R_2 R_3}{R_1 (R_2 + R_3)} = 0.092449 \quad (22)$$

Dapat dihitung nilai resistor $R_1 = 85,963\text{k}$ dan $R_2 = 687,7\text{k}$.

Besarnya damping ratio ξ dinyatakan dengan persamaan 23 berikut.

$$\xi = \frac{1}{2} \frac{K_d K_a K_o \tau_2 + 1}{\tau_1} \sqrt{\frac{\tau_1}{K_d K_a K_o}} \quad (23)$$

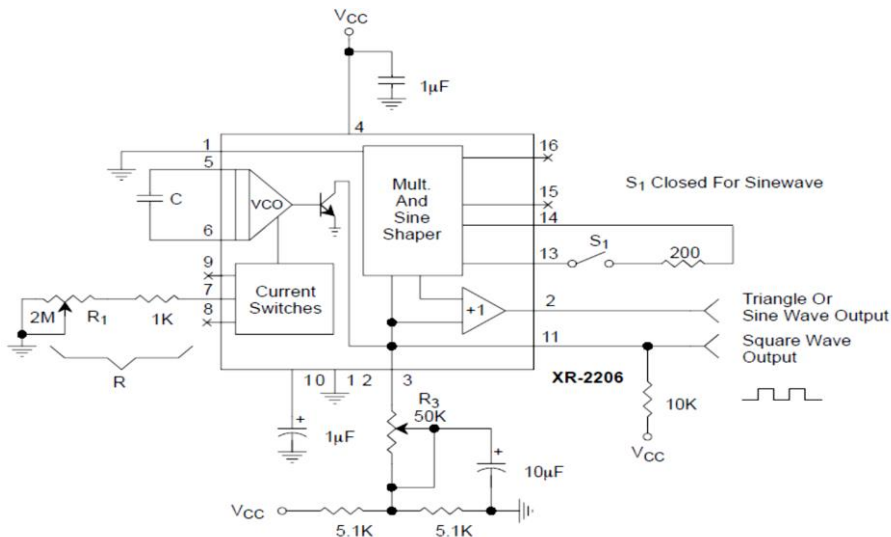
Dengan memasukkan nilai K_d , K_a , K_o , τ_1 dan τ_2 dapat dicari damping ratio, yaitu $\xi = 1.05$. Besarnya damping ratio dianggap optimum jika berada pada jangkauan $0,5 \leq \xi \leq 1$ [8].

3.6. Rangkaian VCO dan Penggeser Fasa 90°

VCO yang digunakan adalah suatu osilator gelombang kotak dengan level tegangan TTL. Gelombang kotak dipilih, karena lebih mudah mendapatkan pergeseran fasa 90° pada jangkauan frekuensi tertentu, jika dibandingkan dengan gelombang sinus. VCO ini akan menghasilkan frekuensi 4 kali frekuensi pembawa BPSK yang dikehendaki ($4f_c$). Keluaran dari VCO akan dilewatkan ke suatu susunan 2 buah DFF yang berfungsi sebagai pembagi frekuensi

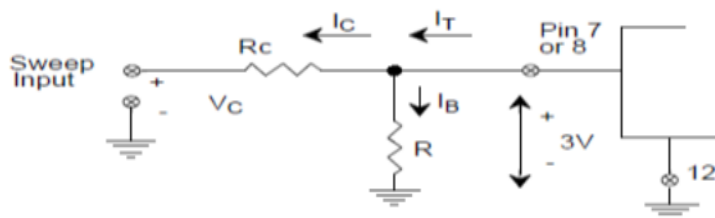
$$4f_c \xrightarrow{\times \frac{1}{4}} f_c$$

sekaligus penggeser fasa 90°. Dengan cara ini dapat dihasilkan 2 sinyal kotak yang berbeda fasa 90° secara tepat pada semua jangkauan frekuensi yang dikehendaki. Untuk merealisasikan untai VCO digunakan IC XR2206, seperti pada gambar berikut ini. IC ini dipilih karena mudah penggunaannya dan besarnya konstanta VCO (K_o) dapat diatur dengan mudah menggunakan tambahan komponen eksternal.



Gambar 8. Untai VCO

Frekuensi keluaran dapat diatur dengan memberi tegangan masukan pada pin 7 dan 8. Sedangkan untuk mengatur besarnya tetapan VCO (K_o) dilakukan dengan memberikan dua buah resistor di pin 7 atau 8, seperti dapat dilihat pada Gambar 9.

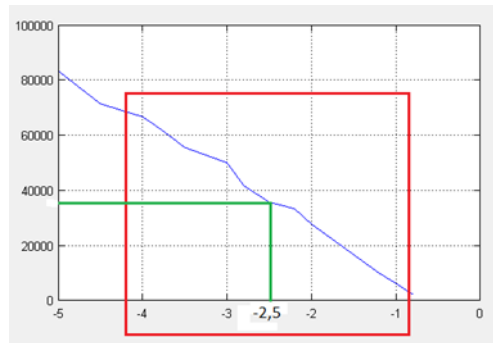


Gambar 9. Pengaturan tetapan VCO

Menurut *data-sheet*, besarnya frekuensi keluaran dari XR2206 dirumuskan :

$$f = 1/RC + 1/(Rc C) - 1/(3Rc C) Vc \quad (24)$$

Seperti telah dijelaskan sebelumnya, karena jangkauan alat yang dikehendaki adalah 10kHz – 50kHz, maka VCO harus mampu menghasilkan frekuensi 4 kalinya, yaitu pada jangkauan 40kHz – 200kHz. Pada tulisan ini dirancang agar VCO mampu menghasilkan keluaran dari frekuensi 30KHz – 300KHz. Agar dapat menghasilkan frekuensi keluaran seperti yang diharapkan, maka berdasarkan perhitungan didapatkan nilai komponen $R=8,2k$, $R_c=3,6k$ dan $C=1nF$. Berikut ini adalah grafik frekuensi keluaran VCO vs tegangan masukan VCO yang didapatkan dari pengujian.

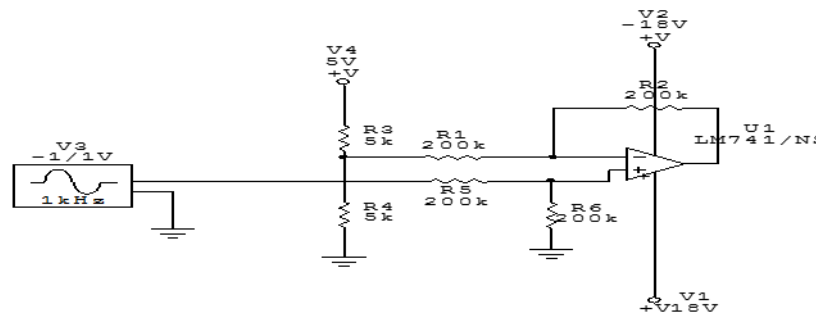


Gambar 10. Grafik frekuensi keluaran vs tegangan masukan VCO

Dari grafik tersebut, didapatkan konstanta VCO adalah

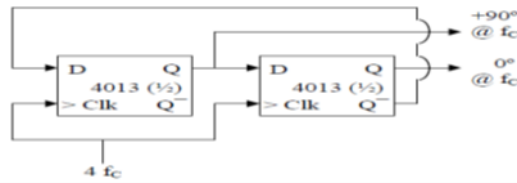
$$K_o = -2\pi \frac{27770-6250}{2-1} = -135.21 \cdot 10^3 \text{ rad/Volt.}$$

Dari grafik diatas terlihat juga bahwa tegangan operasi VCO yang diinginkan ada pada -4Volt sampai -1Volt, dan frekuensi tengah dari VCO adalah: $V_{in}=-2.5V$, $f_{out}=38,530kHz$. Agar *Costas Loop* (PLL) beroperasi pada frekuensi tengah dari VCO maka diperlukan suatu untai untuk mengatur frekuensi tengah operasional dari *Costas Loop*. Untai ini berupa suatu penguat differential yang akan mengurangkan tegangan masukan dengan tegangan referensi 2,5Volt. Untainya dapat dilihat pada Gambar 11 dan akan dipasang pada bagian masukan dari VCO.



Gambar 11. Untai pengatur frekuensi tengah VCO

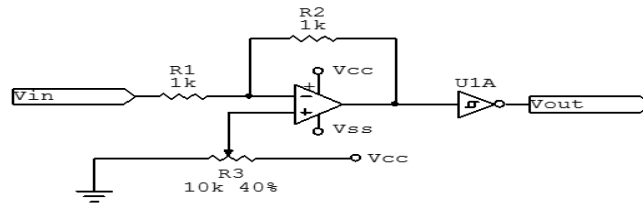
Penggeser fasa 90° digunakan untuk mendapatkan dua buah sinyal yang berbeda fasa 90° . Untai ini juga digunakan untuk membagi 4 frekuensi keluaran VCO yang masih memiliki frekuensi $4f_c$. Untuk merealisasinya, digunakan 2 buah DFF (D Flip-Flop) yang tersusun seperti pada Gambar 12 berikut ini.



Gambar 12. Untai Penggeser Fasa 90°

3.7. Rangkaian Decision Device

Keluaran dari *Costas Loop* masih belum memiliki bentuk sinyal kotak yang sempurna, selain itu juga belum memiliki level tegangan TTL, sehingga belum dapat diolah secara digital. Oleh karena itu diperlukan untai tambahan untuk memperbaikinya. Untai ini disebut *Decision Device*. Untai *decision device* terdiri dari sebuah untai level shifter dan sebuah *Schmitt trigger*. Untai *decision device* berfungsi untuk mengubah sinyal keluaran *Costas Loop* yang masih berupa sinyal bipolar menjadi sinyal unipolar. Berdasarkan hasil pengujian, sinyal keluaran dari *Costas Loop* masih berupa sinyal bipolar dengan level tegangan +1,58 V dan -1 V. Sinyal unipolar keluaran dari level shifter akan masuk ke bagian *Schmitt trigger*, untai ini digunakan untuk memperbaiki bentuk sinyal agar menjadi sinyal kotak dan mengembalikan level tegangannya menjadi level TTL. Untuk merealisasikan *Schmitt trigger* digunakan IC 7414. Gambar 13 berikut ini adalah realisasi dari untai *Decision Device* yang telah dibuat.

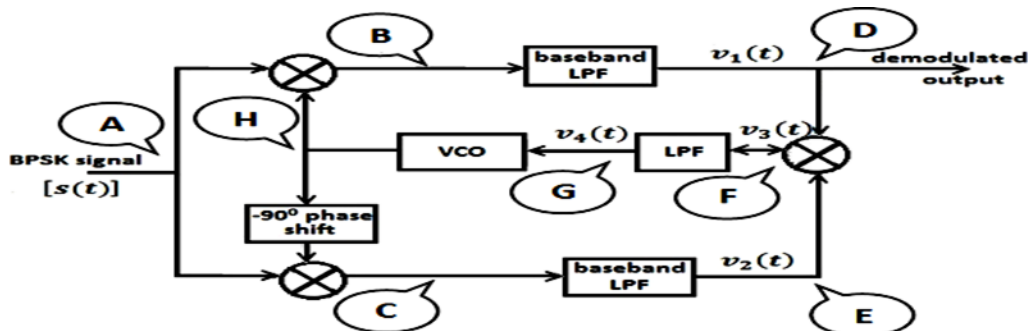


Gambar 13. Untai Decision Device

4. Pengukuran dan Analisa

4.1. Pengujian Bagian Costas Loop

Berikut ini adalah bagan kotak dari *Costas Loop* yang telah direalisasikan.

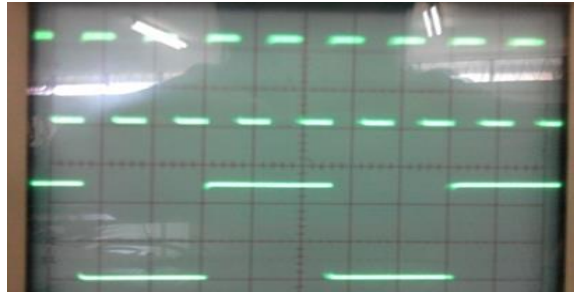


Gambar 14. Bagan Kotak Costas Loop dan Titik-titik Pengujiannya

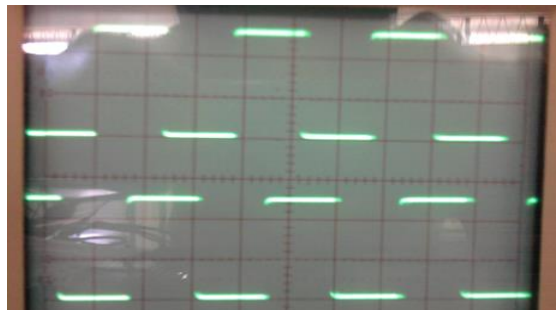
4.2. Pengujian VCO dan Penggeser 90° (Titik H)

VCO akan menghasilkan sinyal keluaran yang memiliki frekuensi sama dengan masukannya. Bagian VCO akan menghasilkan sinyal kotak dengan level TTL dengan

frekuensi empat kali frekuensi pembawa BPSK-nya. Sinyal keluaran dari VCO kemudian akan dibagi 4 dengan untai DFF. Selain berguna untuk membagi 4 frekuensi keluaran dari VCO, untai DFF juga berguna untuk menghasilkan 2 buah sinyal kotak dengan beda fasa 90° dan bentuk sinyal seperti terlihat pada Gambar 15a dan Gambar 15b.



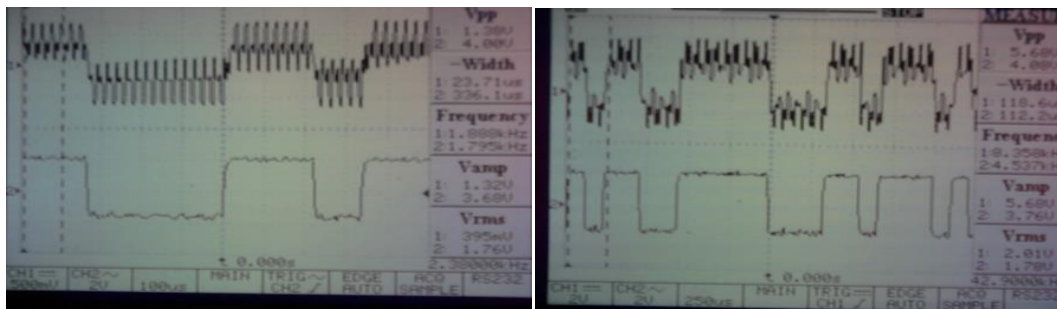
Gambar 15a. Gambar Atas : Sinyal Keluaran VCO & Gambar Bawah : Sinyal Keluaran DFF



Gambar 15b. Penggeseran 90° pada Kedua Keluaran DFF.

4.3. Pengujian Pengali di Jalur *Infasa* dan *Quadrature* (Titik B dan C)

Titik B dan C adalah keluaran dari pengali yang mengalikan sinyal kotak keluaran DFF dengan sinyal BPSK-nya. Berikut adalah hasil keluaran dari pengali tersebut.



Gambar 16. (a) Keluaran Pengali *Infasa*(b) Keluaran Pengali *Quadrature*. Atas : keluaran pengali, Bawah : sinyal data digital

Perkalian sinyal BPSK dengan keluaran VCO dan penggeser 90° menunjukkan pola data digital yang dikirimkan dan keluaran dari pengali jalur *Infasa* adalah:

$$u_{d1}(t) = K_{mI} \frac{A_i A_o}{2} m(t) - K_{mI} \frac{A_i A_o}{2} m(t) \cos(2\omega_i t + \theta_i + \theta_o)$$

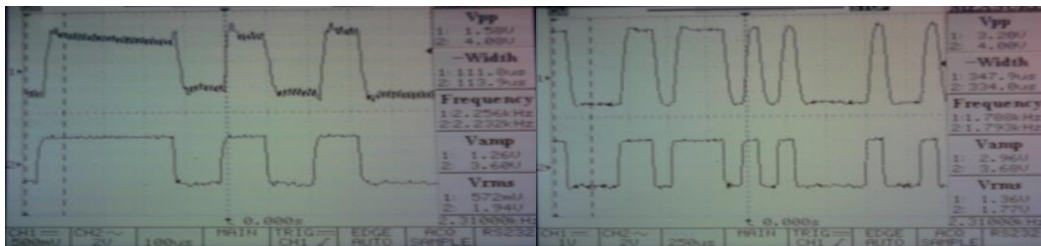
Hasilnya diperoleh pada Gambar 16a, terlihat bahwa keluaran pengali memiliki pola sinyal informasinya dan juga komponen frekuensi tinggi. Sedangkan keluaran pengali untuk jalur *Quadrature* dinyatakan dengan persamaan :

$$u_{d2}(t) = K_{mQ} \frac{A_i A_o}{2} m(t) \sin(\theta_i - \theta_o) + K_{mQ} \frac{A_i A_o}{2} m(t) \sin(2\omega_i t + \theta_i + \theta_o)$$

Hasilnya diperoleh pada Gambar 16b dan dari tersebut terlihat bahwa amplitudo komponen sinyal informasi lebih kecil daripada keluaran bagian *Infasa*. Hal ini terjadi karena saat loop dalam kondisi terkunci, maka $\theta_i \approx \theta_o$, sehingga $\sin(\theta_i - \theta_o)$ akan bernilai kecil, hal ini menyebabkan komponen sinyal informasi $K_m Q(A_i A_o) / 2 m(t) \sin(\theta_i - \theta_o)$ memiliki amplitudo lebih kecil.

4.4. Pengujian *Arm Filter* di Jalur *Infasa* dan *Quadrature* (Titik D & E)

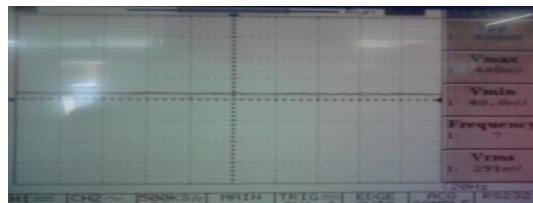
Keluaran dari bagian pengali di jalur *Infasa* dan *Quadrature* masih memiliki sinyal dengan komponen frekuensi tinggi. Komponen frekuensi tinggi ini tidak dibutuhkan dan akan dihilangkan dengan *arm filter*. Gambar 17a dan 17b adalah keluaran dari *arm filter* untuk jalur *Infasa* dan *Quadrature* dimana sinyal komponen frekuensi tinggi telah dihilangkan, sehingga didapatkan sinyal informasi aslinya.



Gambar 17. (a) Keluaran *Arm Filter* *Infasa* (b) Keluaran *Arm Filter* *Quadrature*. Atas : Keluaran *Arm Filter*, Bawah : Sinyal data digital

4.5. Pengujian Pengali Ketiga di Jalur Tengah (Titik F)

Gambar 18. menunjukkan hasil pengujian dari keluaran pengali ketiga ini. Dapat dilihat bahwa saat keadaan terkunci besarnya keluaran dari pengali ketiga akan konstan pada 200 mV. Hasil ini disebabkan karena *Costas Loop* tidak beroperasi tepat di frekuensi tengah dari VCO. Frekuensi tengah dari VCO berdasarkan pengujian terletak di frekuensi sekitar 38,530kHz, sedangkan frekuensi operasional *Costas Loop* yang digunakan dipilih 41kHz.



Gambar 18. Hasil Keluaran Pengali Ketiga

4.6. Pengujian *Loop Filter* (Titik G)

Loop Filter berguna untuk menghilangkan derau yang masih diloloskan, menghilangkan komponen frekuensi tinggi yang dihasilkan pada proses perkalian dan juga berfungsi sebagai penyedia tegangan pengontrol untuk VCO. *Loop Filter* ini berupa suatu tapis lolos bawah dengan bati DC yang tinggi. Gambar 19 berikut ini adalah keluaran *Loop Filter* yang didapatkan dari hasil pengujian,

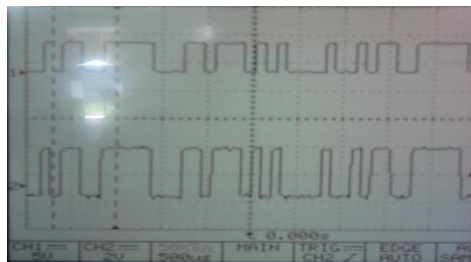


Gambar 19. Hasil Keluaran *Loop Filter*.

Pada kondisi terkunci, maka besarnya keluaran dari *Loop Filter* akan konstan pada nilai tertentu. Tegangan ini yang akan mengatur frekuensi keluaran pada VCO. Dari Gambar 19. terlihat bahwa tegangan keluaran *Loop Filter* konstan pada nilai -1,16Volt.

4.7. Pengukuran *Decision Device*

Seperti terlihat pada Gambar 20, keluaran dari *Costas Loop* sudah memiliki pola data digitalnya. Tetapi sinyal ini masih belum memiliki bentuk sinyal kotak yang sempurna dan masih belum memiliki level tegangan TTL, karena masih berupa sinyal bipolar. Untuk itu bagian *decision device* diperlukan untuk memperbaiki masalah ini.



Gambar 20. Hasil Keluaran *Decision Device*. Atas : keluaran *Decision Device*, Bawah : sinyal data digital

Dari Gambar 20 terlihat bahwa keluaran *decision device* sudah berupa sinyal kotak sempurna dan sudah memiliki level tegangan TTL, sehingga bisa diolah lebih lanjut oleh perangkat-perangkat digital.

5. Kesimpulan

Costas Loop adalah variasi dari PLL agar dapat melakukan demodulasi sinyal-sinyal yang termodulasi secara *supressed-carrier*, dimana modulasi BPSK termasuk jenis modulasi *supressed-carrier*, contoh lainnya adalah modulasi AM-DSBSC.

Costas Loop yang telah direalisasikan sangat sensitif terhadap perubahan amplitudo sinyal BPSK yang masuk. Pada *Costas Loop* yang telah dirancang, sinyal masukan harus memiliki amplitudo 2,5Volt, jika ternyata amplitudo yang masuk lebih kecil atau lebih besar dari 2,5 Volt maka *Costas Loop* tidak akan terkunci atau data hasil demodulasinya salah.

Costas Loop yang dirancang memiliki *hold range* pada frekuensi 16,9 Khz – 66 KHz dan *lock range* pada frekuensi 37,1 KHz – 49,7 KHz. Sebagai konsekuensinya agar *Costas Loop* dapat selalu terkunci, frekuensi pembawa BPSK-nya harus berada di dalam *lock range*-nya.

Salah satu kelemahan dari *Costas Loop* adalah 180 derajat fasa ambigu, dimana hal ini menyebabkan *Costas Loop* dapat terkunci pada fasa yang salah, yaitu sinyal dengan beda fasa 180 derajat dari sinyal yang seharusnya dikunci oleh *Costas Loop*. Hal ini

menyebabkan data hasil demodulasinya berkebalikan dengan data aslinya. Fenomena ini dapat diatasi dengan menggunakan *differential coding*.

Daftar Pustaka

- [1] L.W. Couch, *Digital and Analog Communication System*, 7rd ed, Pearson Education, Inc., New Delhi, 2007.
- [2] B.P. Lathi, *Modern Digital and Analog Communication System*, Oxford University Press, Inc., New York, 1998.
- [3] D.P. Feliciano, dan Rivera, L.C. Jose, *Digital Implementation of a Second Order Costas Loop Demodulator*, Project Report Electrical Engineering University of Puerto Rico, Mei 2004.
- [4] D.R. Smith, *Digital Transmision System*, 3rd ed, Kluwer Academic Production, Massachussets, 2004.
- [5] B. Murtianta, "Sistem Modulator dan Demodulator BPSK Dengan Costas Loop", *Jurnal Techne*, vol.14 no.1, pp. 17-26, Fakultas Teknik Jurusan Teknik Elektro Universitas Kristen Satya Wacana , ISSN : 1412-8292, April 2015.
- [6] D.H. Wovaler, *Phase-Locked Loop Circuit Design*, Prantice-Hall, Inc., New Jersey, 1991.
- [7] P. Chumchairat, dan P. Suwanna, *A Costas Loop Circuit Design by Using Exclusive OR Gates Instead of Other Input Mixers Circuits*, Departement of Electronics, Engineering Faculty King Mongkut's Institute of Technology Ladkrabang Chalongkrung Rd., Ladkrabang, Bangkok.
- [8] J. Feign, *Practical Costas Loop Design*, www.rfdesign.com, 2002.